

Datorkonstruktion

1

1

Datorkonstruktion 2020, 8hp

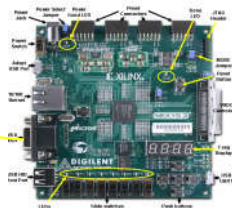
Anders Nilsson

Anders.P.Nilsson@liu.se

Mål: Ni ska i grupper om 4 teknologer konstruera en inbyggd dator.



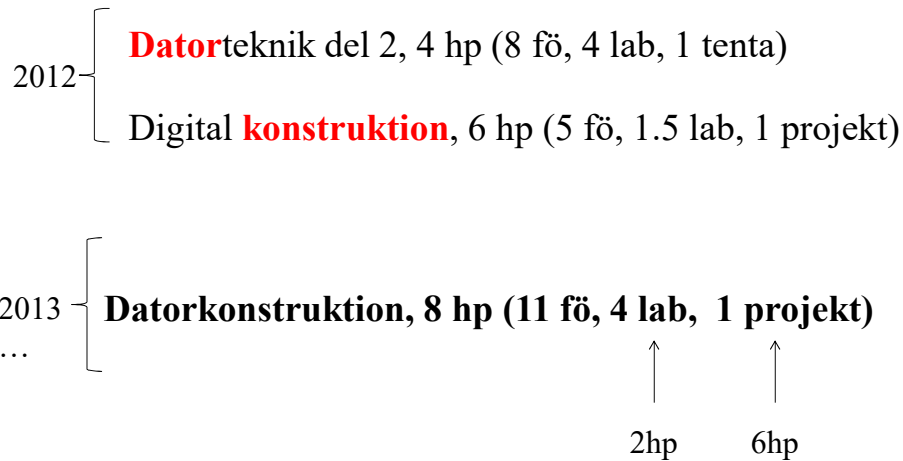
VGA-skärm



FPGA-kort

2

Datorkonstruktion 2020, 8hp



3

3

Planering 2020, vt 1

vecka	föreläsning	laboration	projekt
4	1. Intro 2. Mikroprog I 3. Mikroprog II		
5	4. Pipelining 5. Cache	1. Mikroprog	
6	6. Minnen +Bussar 7. Grafik +Proj	2. Pipelining	
7	8. VHDL I 9. VHDL II		Bilda 4-grupp klar fredag 1600
8	10. VHDL III	3. UART (VHDL)	
9		4. VGA (VHDL)	Kravspec 0.1 inlämn. mån 1600
10			Kravspec 1.0 klar mån 1600 Designspec 0.1 inlämn. onsd 1600
11			Designspec 1.0 klar onsd 1600

4

4

Planering 2020, vt 2

vecka	händelse	hållpunkt	projekt
12	Omtenta-P ht2		
13	Tenta-P VT1		
14	Fö11:Proj.start ,ALU		Konstruktion
15	(Påsk)		Konstruktion
16			Konstruktion
17		Milstolpe måndag	Konstruktion
18	(Valborg+1Maj)		Konstruktion
19			Konstruktion
20			Konstruktion
21	(Kristi.H)		Konstruktion
22		Examination	

5

5

Föreläsningar

Alla OH på hemsidan
Föreläsningsanteckningar

- 1 Intro
 - 2 Mikroprogrammering I
 - 3 Mikroprogrammering II
 - 4 Pipelining
 - 5 Cache
 - 6 Minnen+Bussar
 - 7 Grafik+Proj
 - 8 VHDL I
 - 9 VHDL II
 - 10 VHDL III
 - 11 Projektstart (VT2)
- } CPU
- } VHDL är språket i projektet.

6

6

Labbar

Alla lab-pM på hemsidan

- **1 Mikroprogrammering (2+2 tim)**
 - Kan göras på egen hand i labsal och endast redovisas på labben
- **2 Pipelining (2+2 tim)**
 - Kan göras på egen hand i labsal och endast redovisas på labben
- **3 UART (seriell komm.) (2+2 tim)**
 - Kodning och simulering kan göras på egen hand. Syntetisering kräver FPGA-kort.
- **4 VGA (2+2 tim)**
 - Kodning och simulering kan göras på egen hand. Syntetisering kräver FPGA-kort.

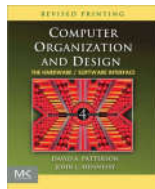
7

7

Kurslitteratur-datorteknikdelen



Michael Josefsson : Datorteknik D del 2
→ mikroprogrammering, **pdf**



Patterson, Hennessy: Computer Organization and design
→ pipelining, **e-bok**



Olle Roos: Grundläggande datorteknik
→ mikroprogrammering

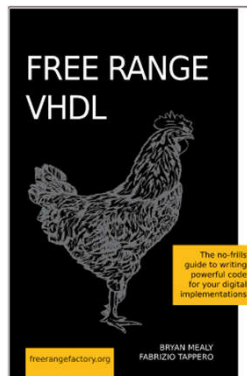
8

8

Kurslitteratur-VHDL

■ Kompendium i Digital konstruktion pdf

■ Referens: pdf



9

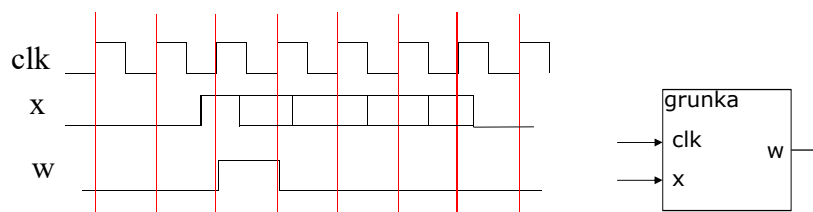
9

Lite VHDL-känsla!

1) Problembeskrivning

Jag vill bygga en "synkronisering och enpulsare".
När asynkron insignal går hög (0 -> 1) ska en synkroniserad utpuls produceras. Pulsens längd ska vara 1 CP. Impulsen måste vara hög vid minst en klockflank.

Tidsdiagram

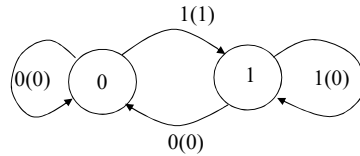


10

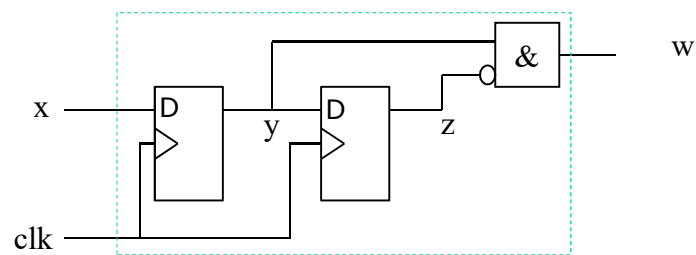
10

2) Lösning

a) Synkvippa + tillståndsgraf



b) Hårdvaruschema direkt



11

11

```
entity enpulsare is
  port(x,clk : in std_logic;
        w : out std_logic);
end enpulsare;
```

3) VHDL-kod för b)

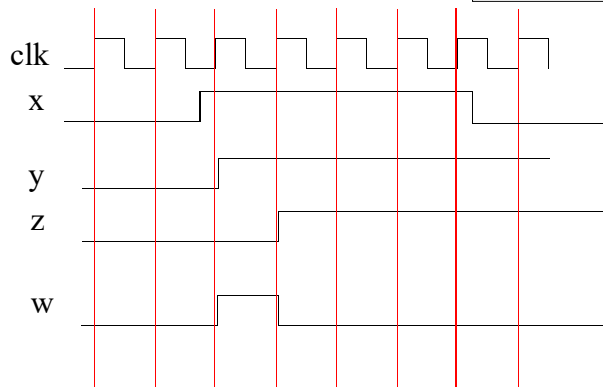
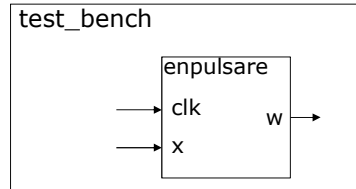
```
architecture func of enpulsare is
  signal y,z : std_logic;
begin
  w <= y and not z;          -- kombinatoriken

  process(clk)
  begin
    if rising_edge(clk) then
      y <= x;                -- synk-vippan
      z <= y;                -- tillståndsvippan
    end if;
  end process;
end architecture;
```

12

12

4) Simulering m ModelSim



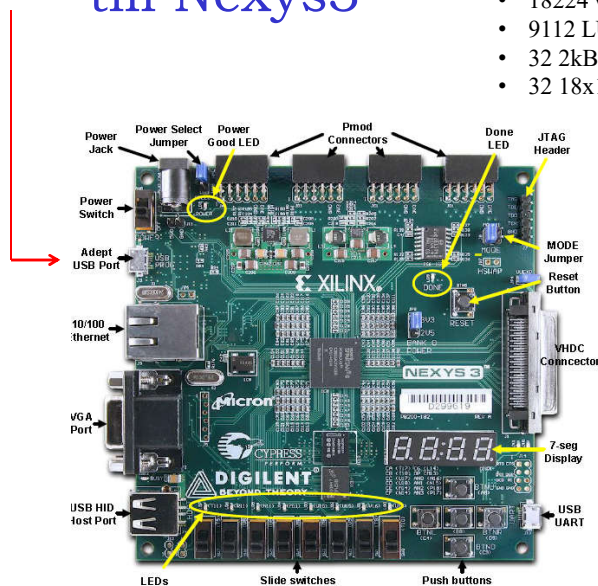
13

13

5) Syntetisering till Nexys3

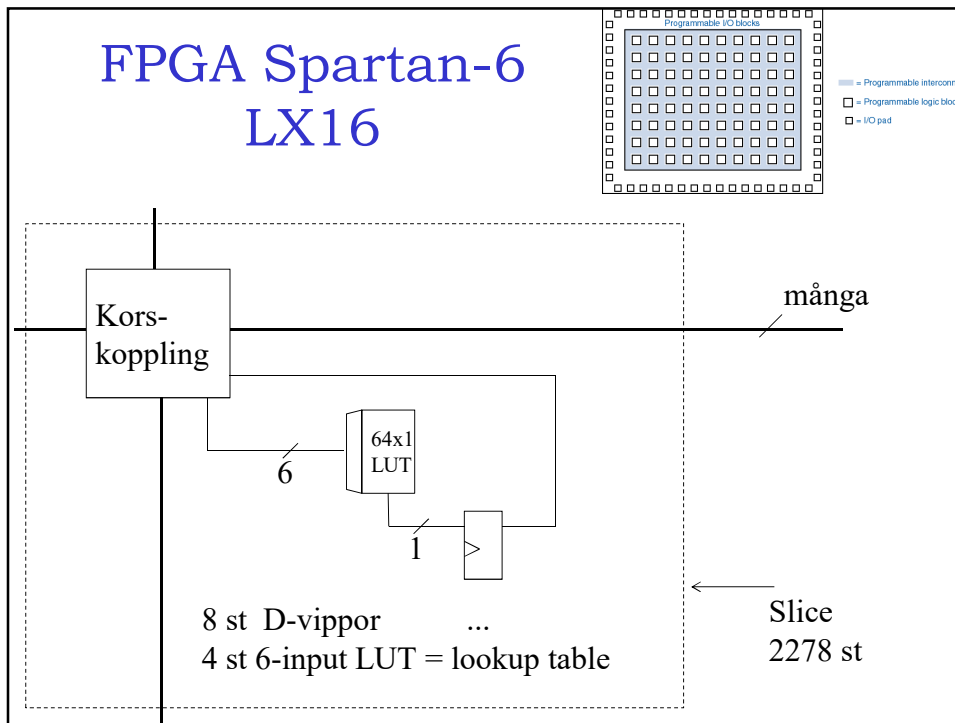
FPGA
(field programmable gate array)

- 18224 vippor
- 9112 LUTs (look up table)(64x1 RAM)
- 32 2kB blockRAM
- 32 18x18 multiplikatorer +

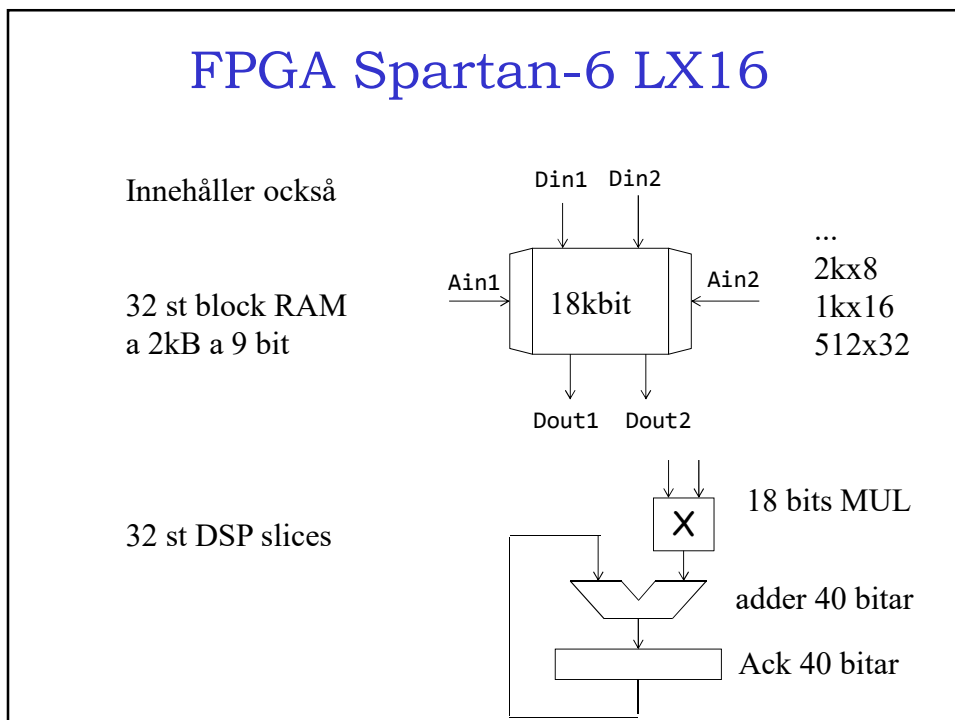


14

14



15



16

Hur går det till?

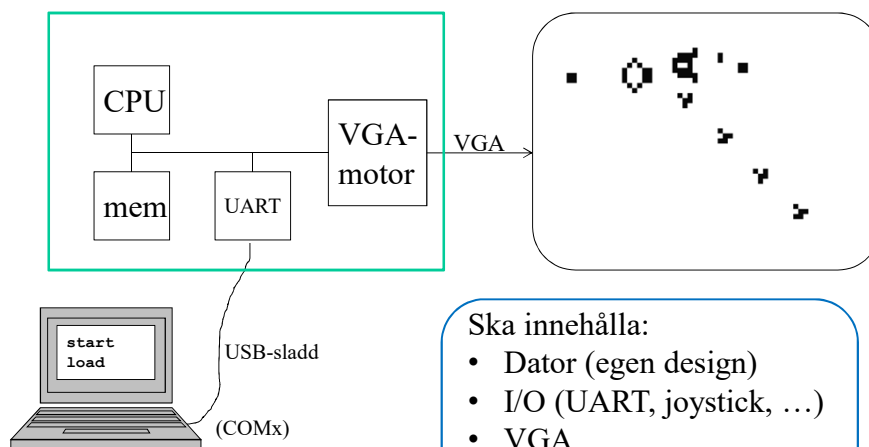
- Skriv VHDL med emacs. Vi kör Linux.
- **make lab.sim**
 - ModelSim hoppar igång
- **make lab.bitgen**
 - `synthesize` = "Booleska ekvationer"
 - `translate` = "Luttar och vippor"
 - `place` = "placera allting i slicarna"
 - `route` = "koppla ihop allting"
- **make lab.prog**
 - filen `design.bit` programmerar FPGA-n

17

17

Vad kan man bygga?

"en grafikdator, som gör Game of Life"



Ska innehålla:

- Dator (egen design)
- I/O (UART, joystick, ...)
- VGA

Måste bli

- demonstrerbar

18

18

Vad har dom gjort förut?

Tetris	Achtung die kurve!
Drag race	Breakout
Snake	Frogger
2048	Othello
Music Mania	Synth
Mandelbrot	Bomberman
Ritprogram	Space invaders
Grafisk räknare	Asteroids
Pong	Tron
Pac-man	Counter Strike 2D
Minesweeper	GameBoy

<https://www.youtube.com/watch?v=HThvHjRpshE>
<https://www.youtube.com/watch?v=EjhpCFiEj40>

19

19

Projektet börjar i vt2

- Bilda en 4-grupp (fredag v7)
- Skriv en kravspecifikation.
 - Vad ska er apparat göra?
 - Vad ansluts den till?
- Skriv en designspec.
 - Hur ska ni konstruera er apparat?

20

20

Examination (v22)

- Föredrag (15 min)
- Demo av fungerande apparat (mot kravspec)
- Teknisk rapport



21

21

Vad behöver ni göra nu?

- Registrera er på kursen TSEA83
- Anmäl er till laborationerna
2 tillfällen per lab, i grupper om 2 studenter

22

22