

En case study i processor design (Eller konsten att dissekera en 68000)

Andreas Ehliar <ehliar@isy.liu.se>

Informationskällor

US patent 4325121 Two-level Control Store for Microprogrammed Data processor

Thomas G. Gunter; Harry L. Tredennick

Innehåller all(?) mikrokod i M68000

The architecture of microprocessors

Francois Anceau

Kapitel om M68000 är baserat på reverse engineering

Kan lånas på TekNat-biblioteket för den som vill veta mer

Informationskällor

Nick Tredennick via email

Tips om boken och vissa artiklar

Största delen av patenten stämmer med verkligheten

Slutsats: Huvuddelen av informationen torde vara korrekt, men vissa detaljer kanske inte stämmer fullt ut

Offret: En oskyldig Amiga 500



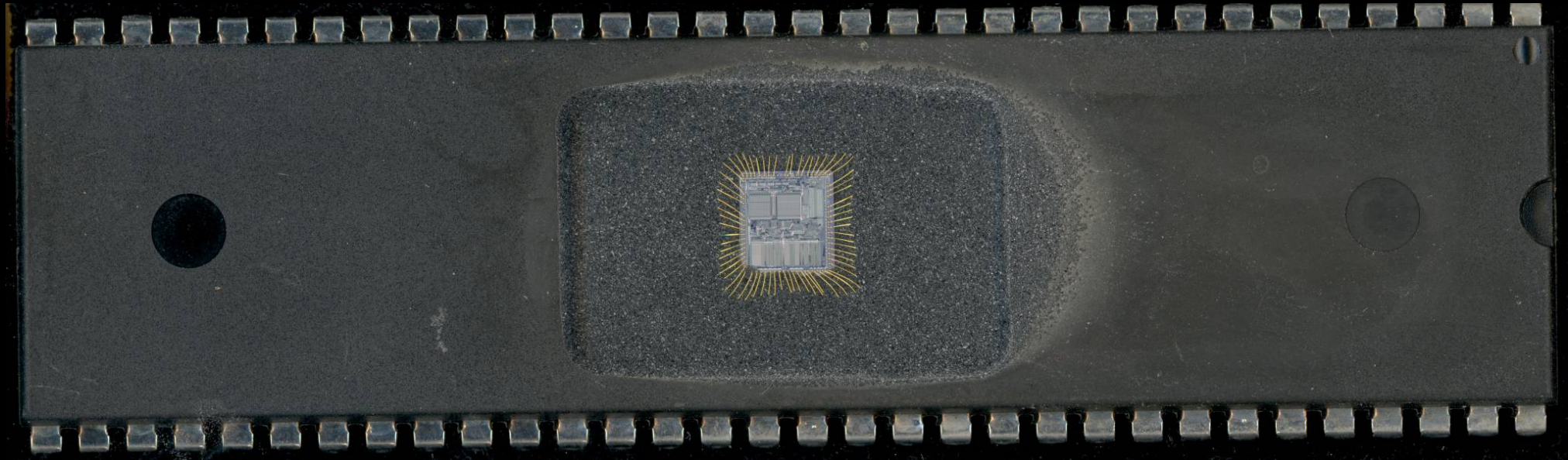
Offret i obducerat tillstånd



En intet ont anandes M68000

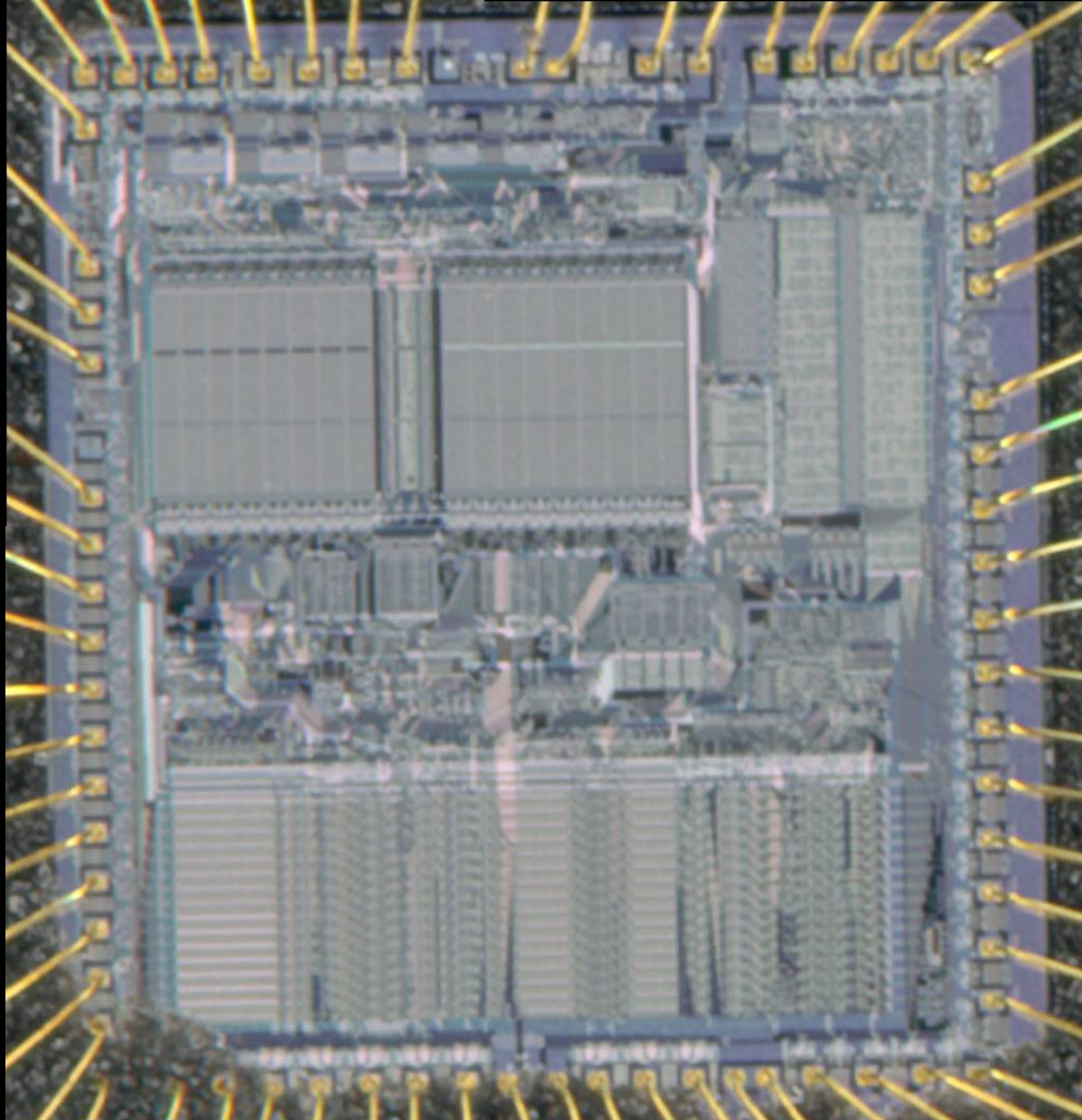


Efter ett besök i fräsen samt ett
uppfriskande bad i röd rykande
salpetersyra

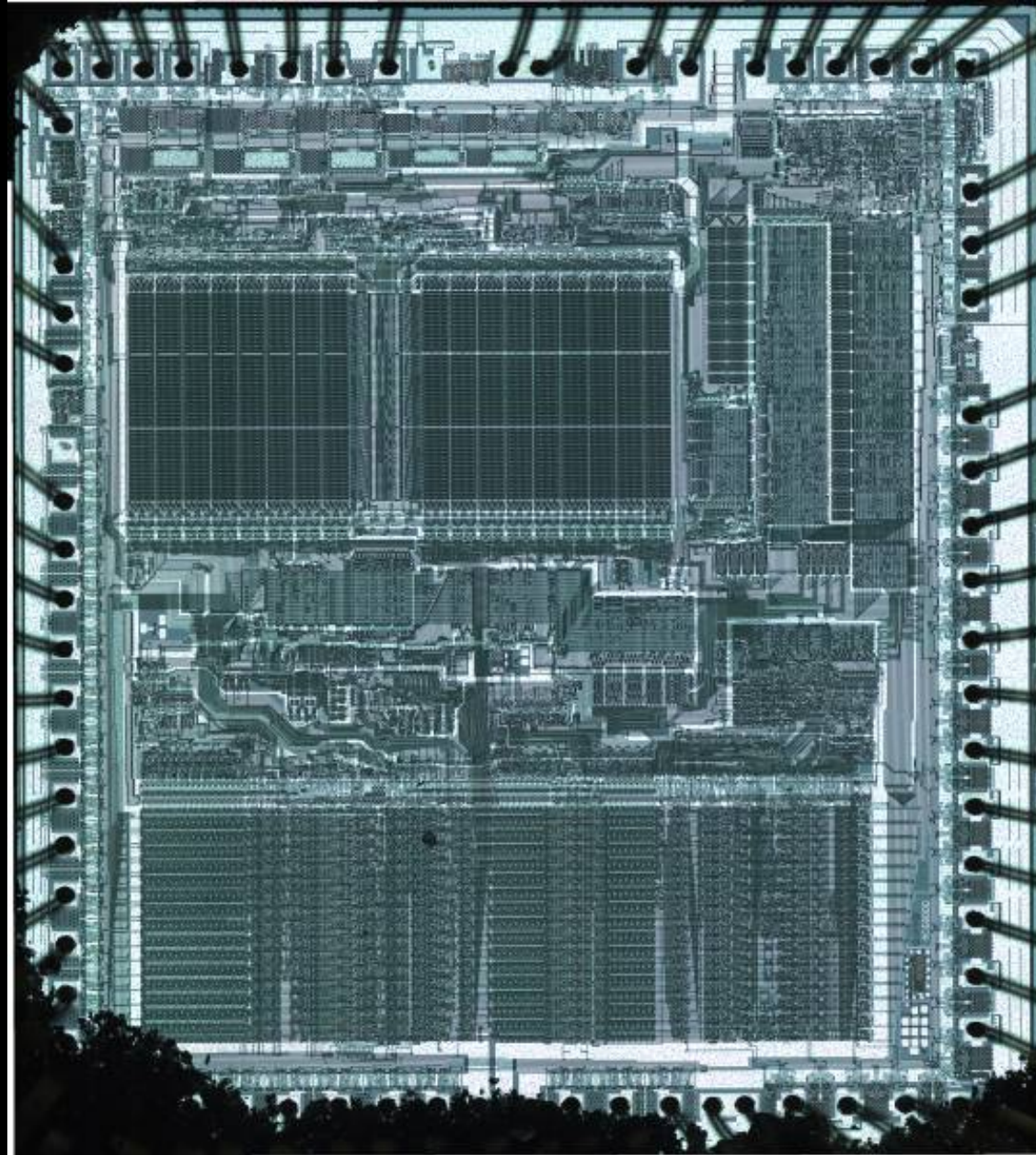


Notera hur litet chippet är i förhållande till
kapseln

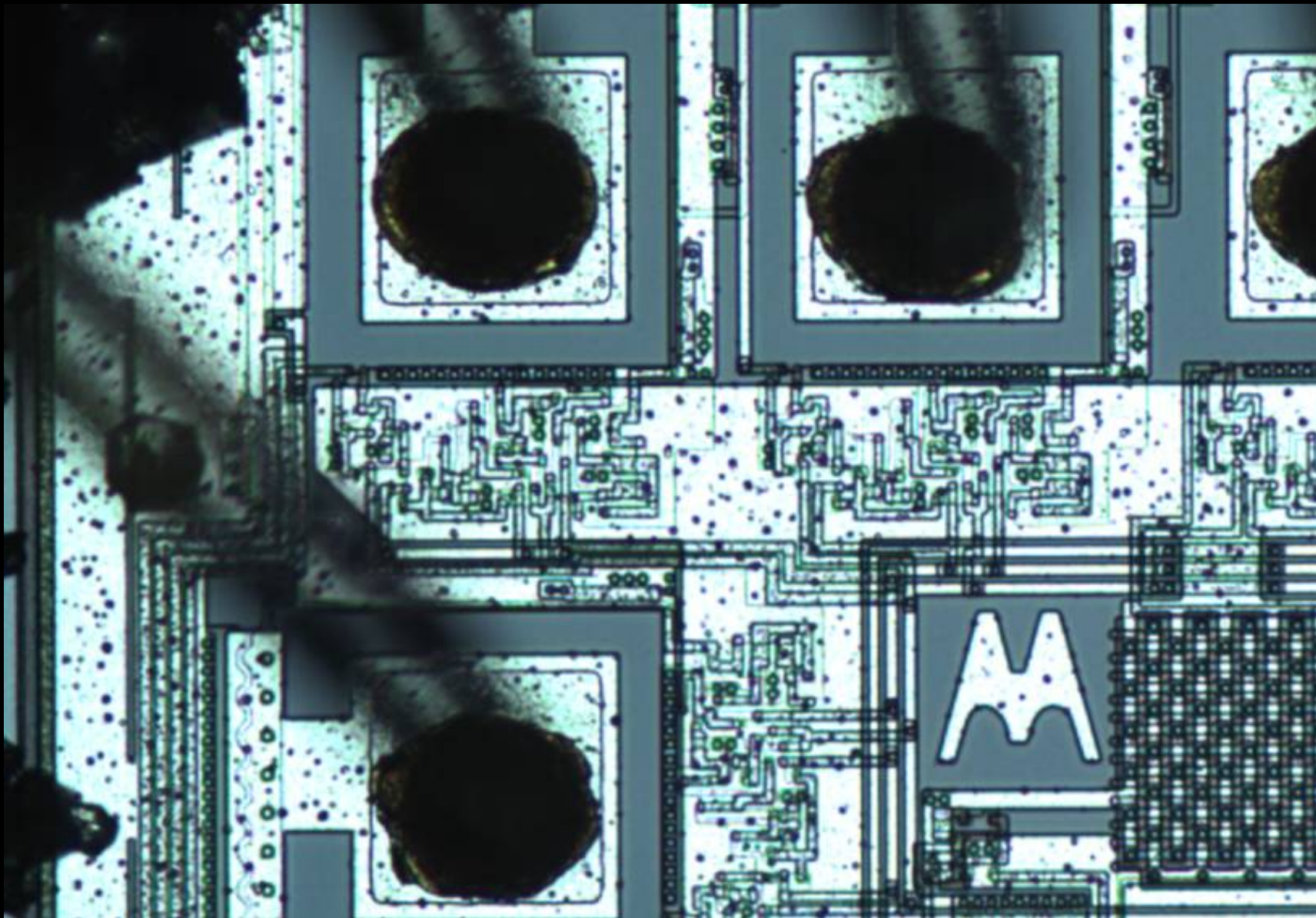
Den intressanta delen uppförstorad



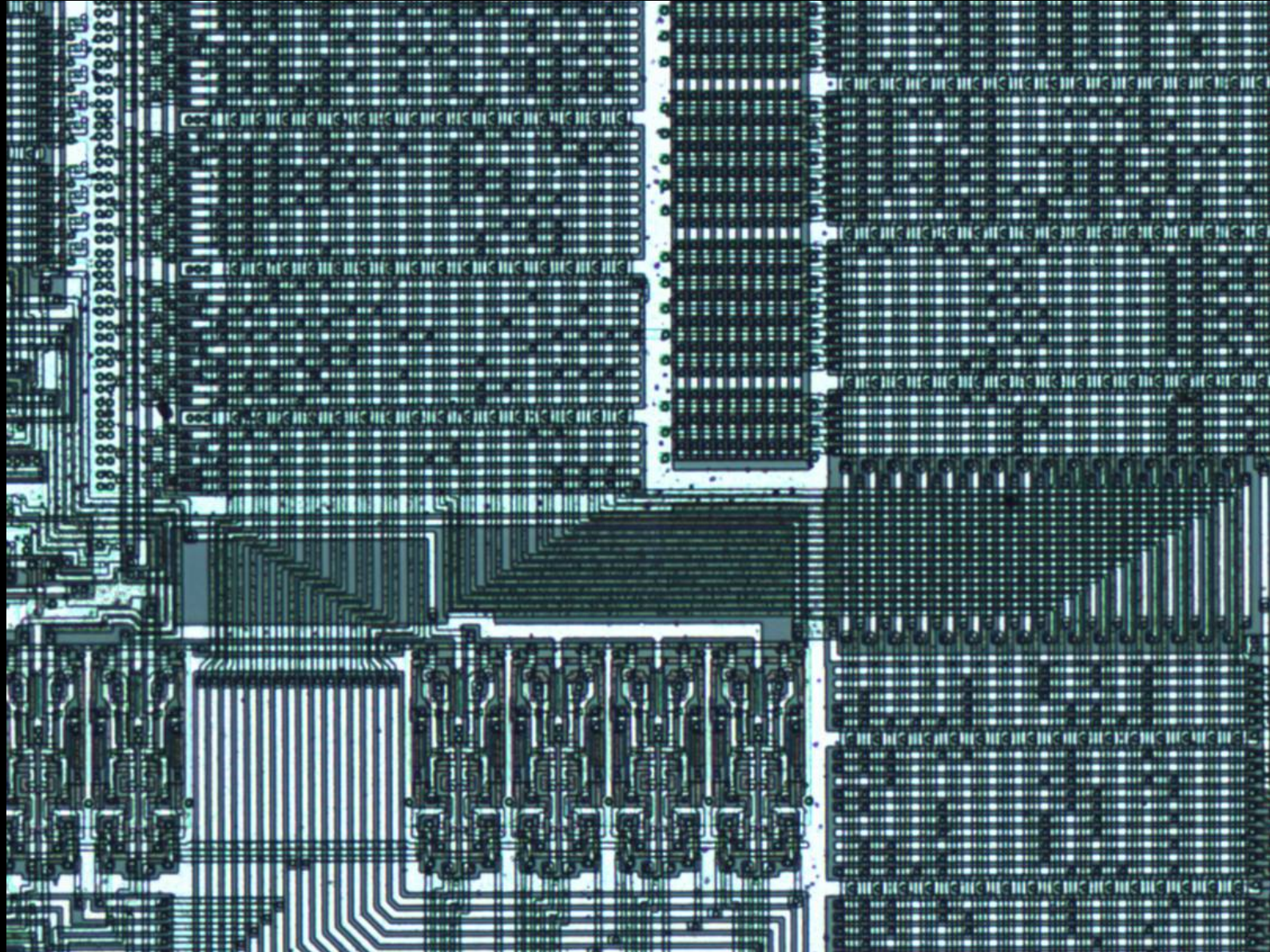
Med mikroskop istället för scanner

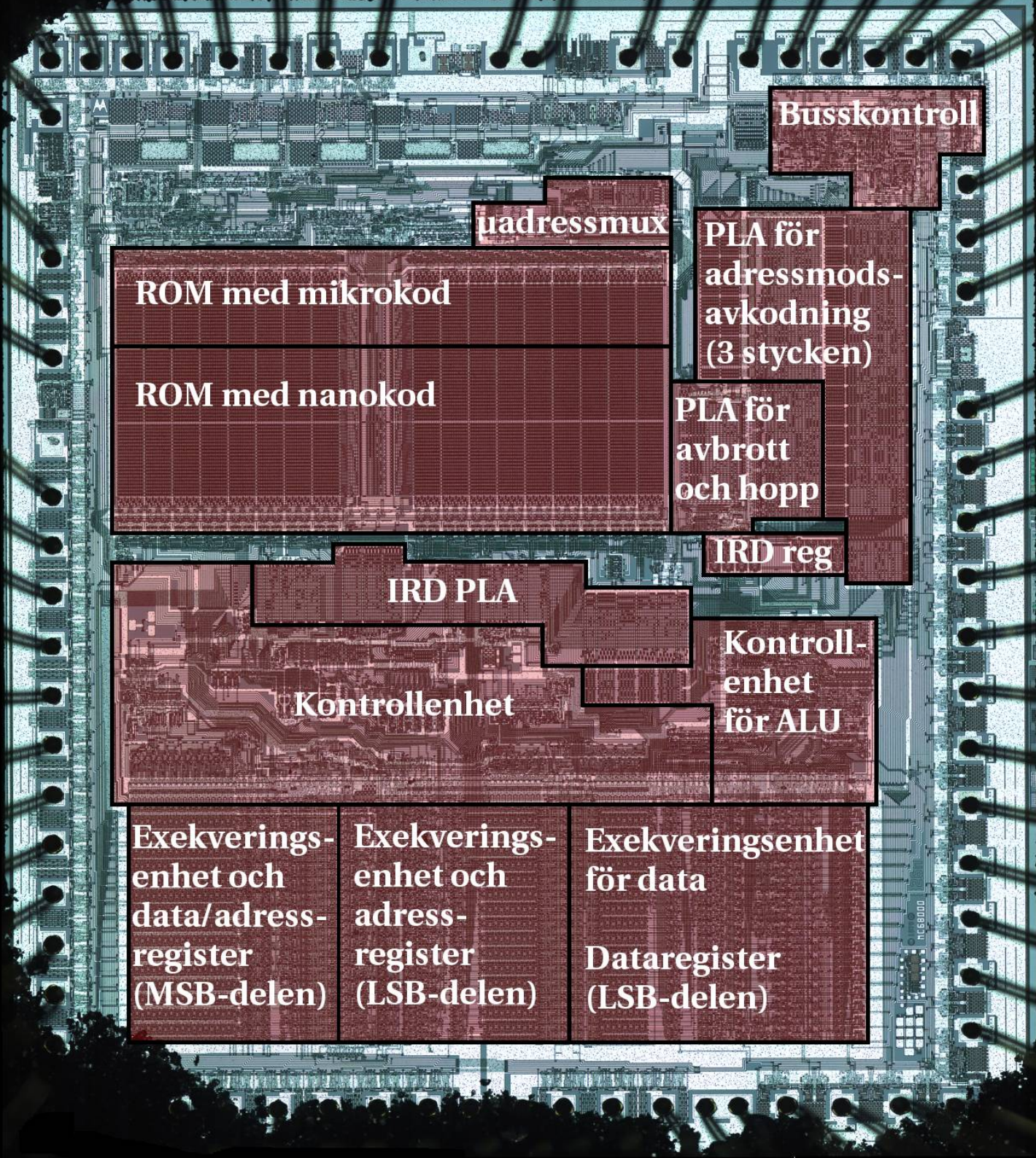


Ganska kort skärpedjup...



Tillräckligt för viss reverse engineering (för den som orkar...)





Buskontroll

uadressmux

ROM med mikrokod

ROM med nanokod

PLA för adressmodskodning (3 stycken)

PLA för avbrott och hopp

IRD reg

IRD PLA

Kontrollenhet

Kontrollenhet för ALU

Exekveringsenhet och data/adressregister (MSB-delen)

Exekveringsenhet och adressregister (LSB-delen)

Exekveringsenhet för data Databregister (LSB-delen)

PLA – Programmable Logic Array

Programmable Logic Array

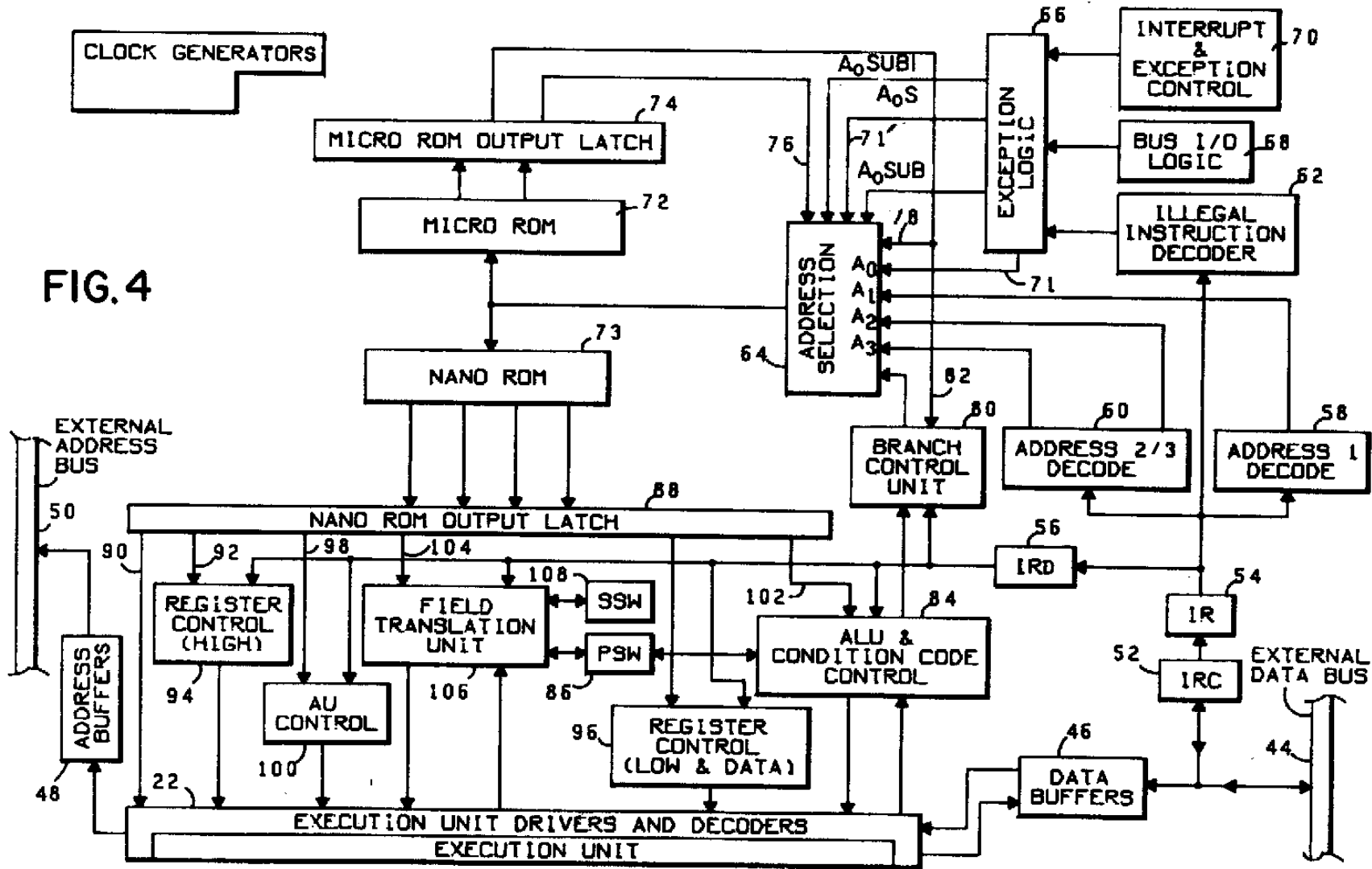
AND/OR-matris

Används för att implementera två-nivåers booleska uttryck

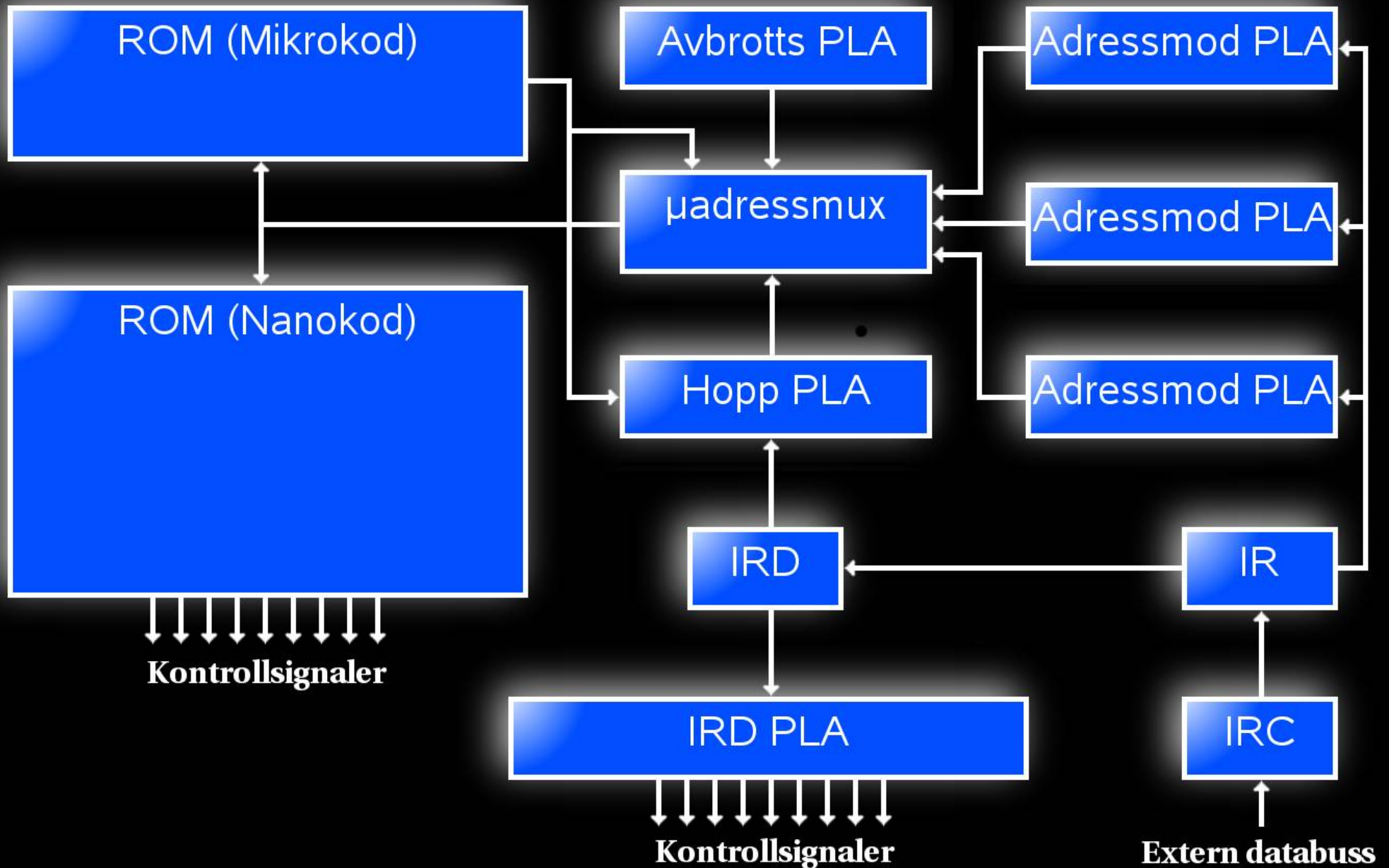
Sällan lika utrymmeseffektivt som specialgjord logik, men mycket enklare att designa

Mikrokodsstyrenheten

FIG. 4



Mikrokodsstyrenheten



Minnesstorlekar

Minnesstorlekar

Mikrokod

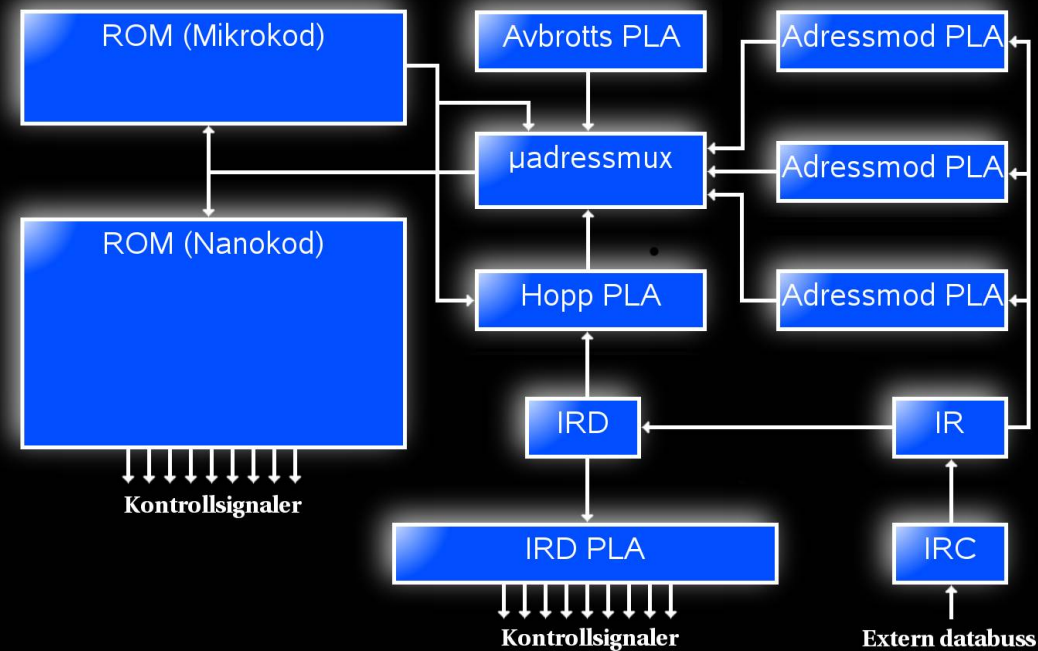
544 ord

17 bitar bred

Nanokod

336 ord

68 bitar bred

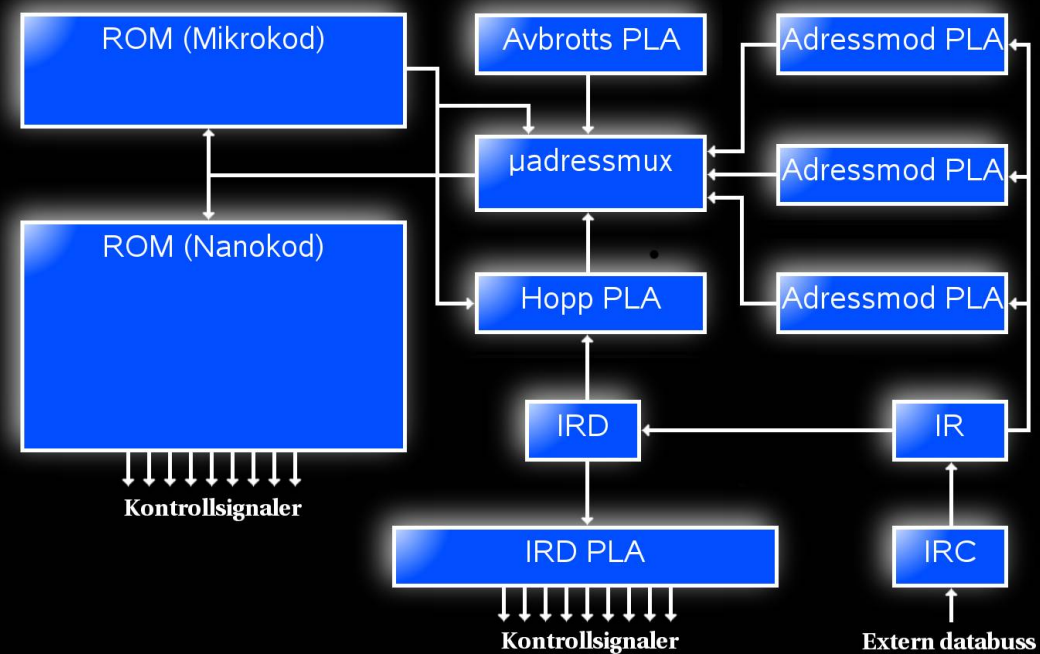


Trick

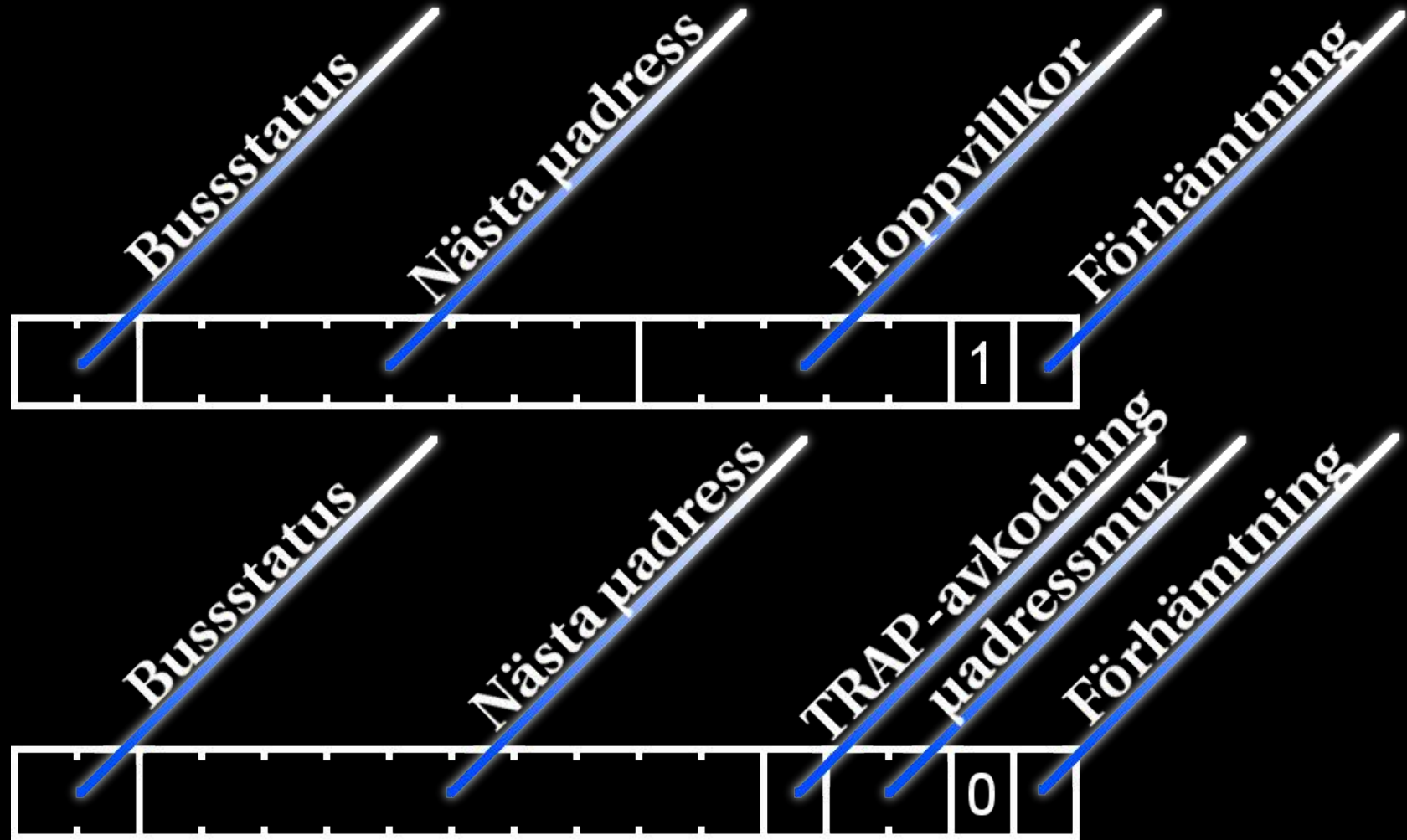
Nanokodsrommet är
ej fullständigt avkodat

Olika
mikrokods-sekvenser
kan använda samma
fysiska nanokodsord

Ett visst pusslande
krävdes för att få till
detta...



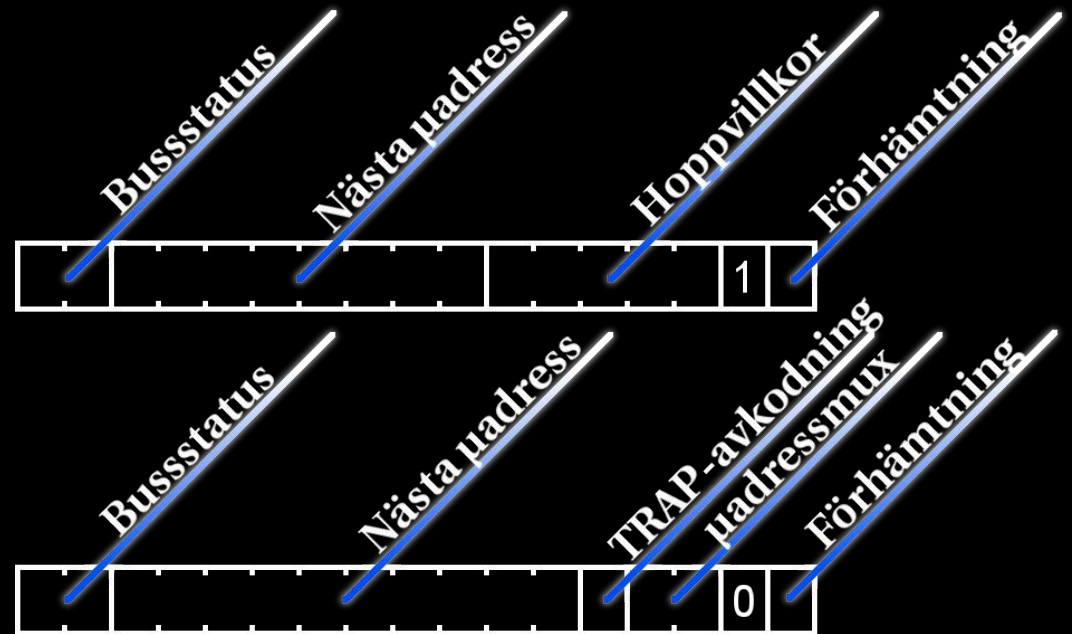
Mikrokod - Instruktionsformat



Mikrokod - Instruktionsformat

Alla mikroinstruktioner innehåller en pekare till nästa instruktion

Det går även att hämta nästa adress från en av de PLAer som används för adresseringsläges-avkodning



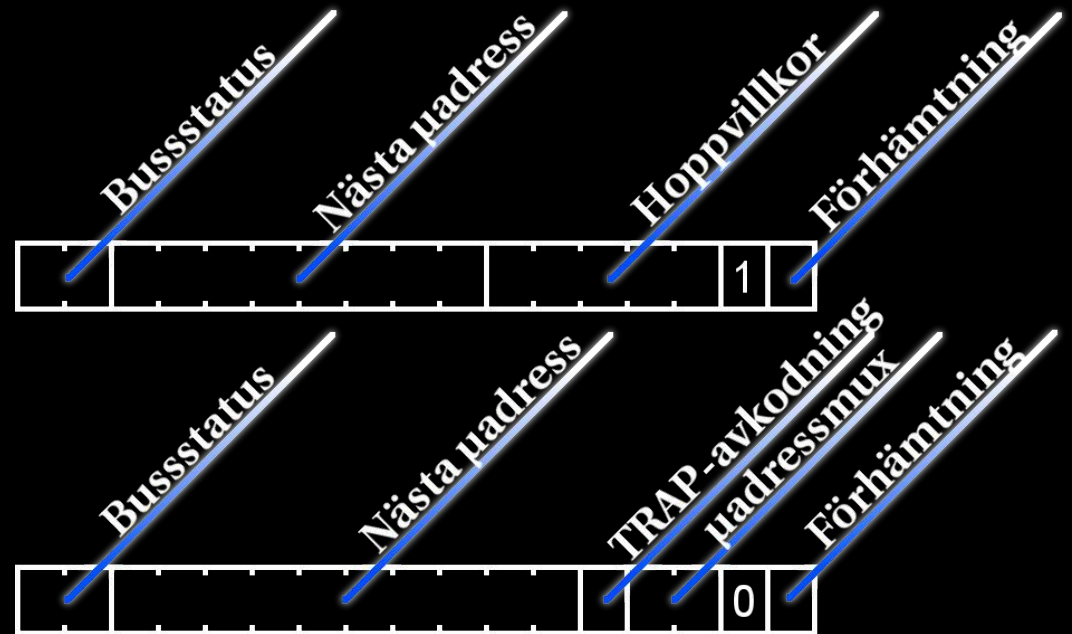
Mikrokod - Instruktionsformat

Slutligen går det att
göra ett villkorligt hopp

Notera att villkorliga
hopp enbart har 8
bitars

destinations-adress
istället för de 10 bitar
en ovillkorlig
instruktion har

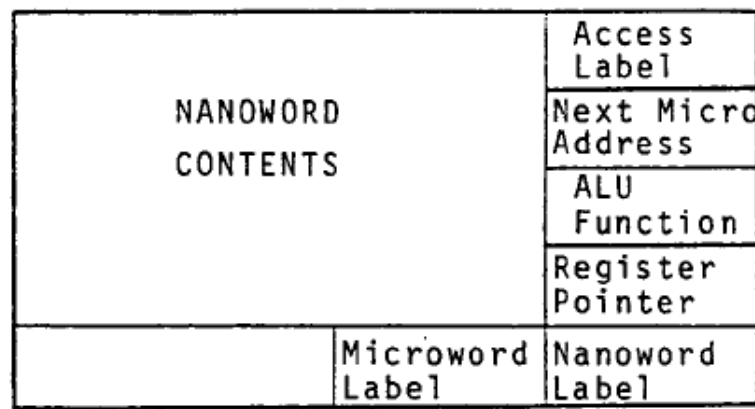
De minst signifikanta
bitarna bestäms av



Mikrokods- utveckling

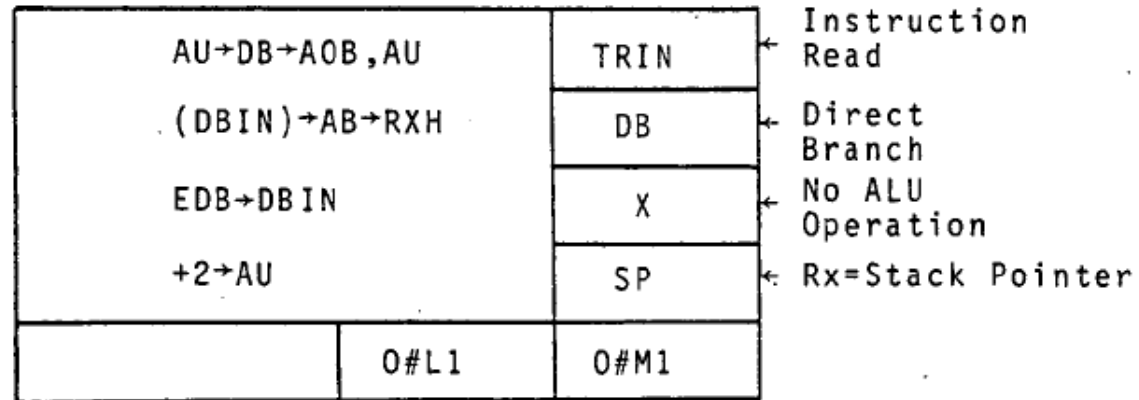
Visst datorstöd för
simulering av
mikrokoden

161 sidor med den
här typen av
flödesschema i
patentet



(Next box in sequence)

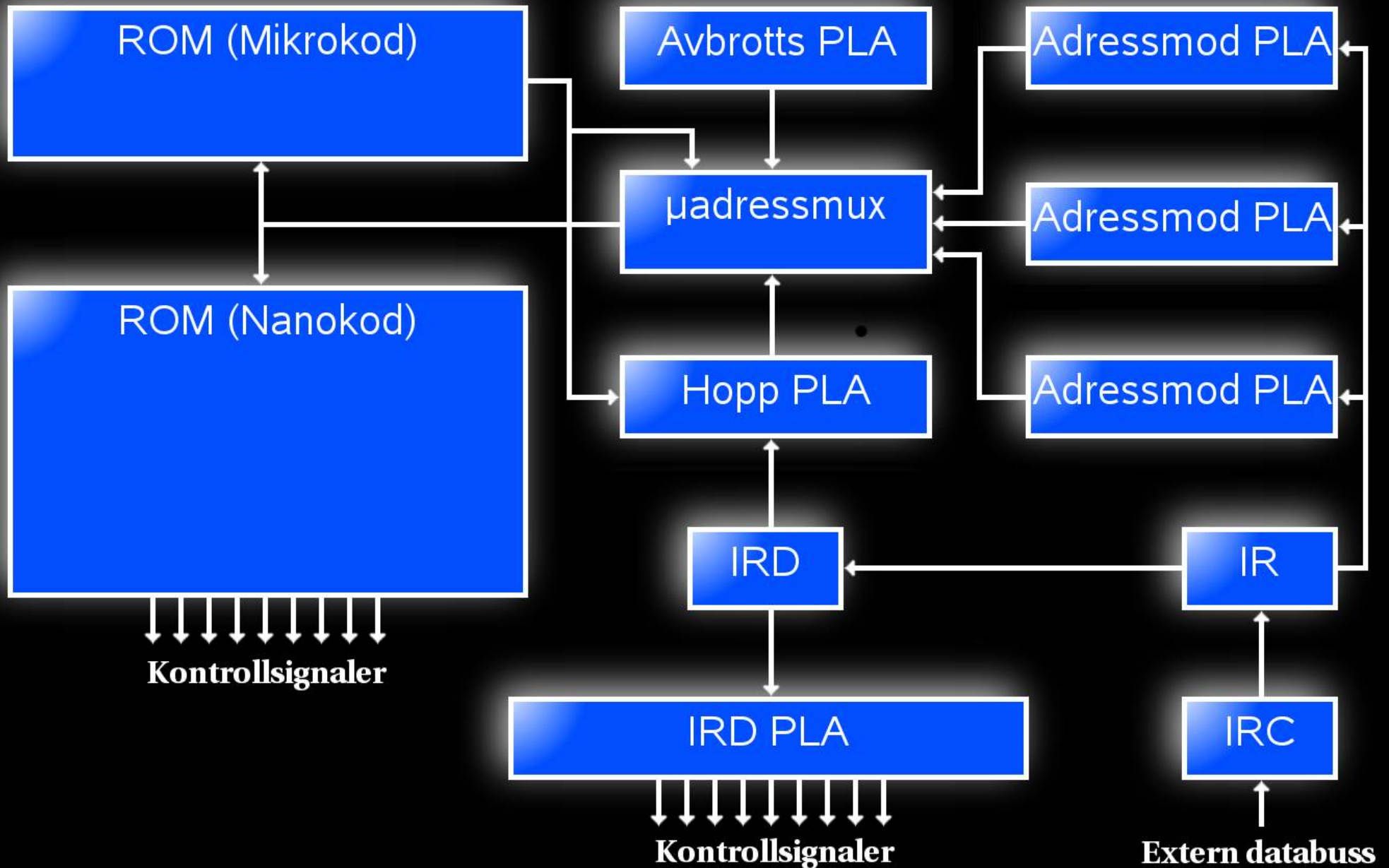
General Format of Flowchart Box
(figure 1)



O#W1

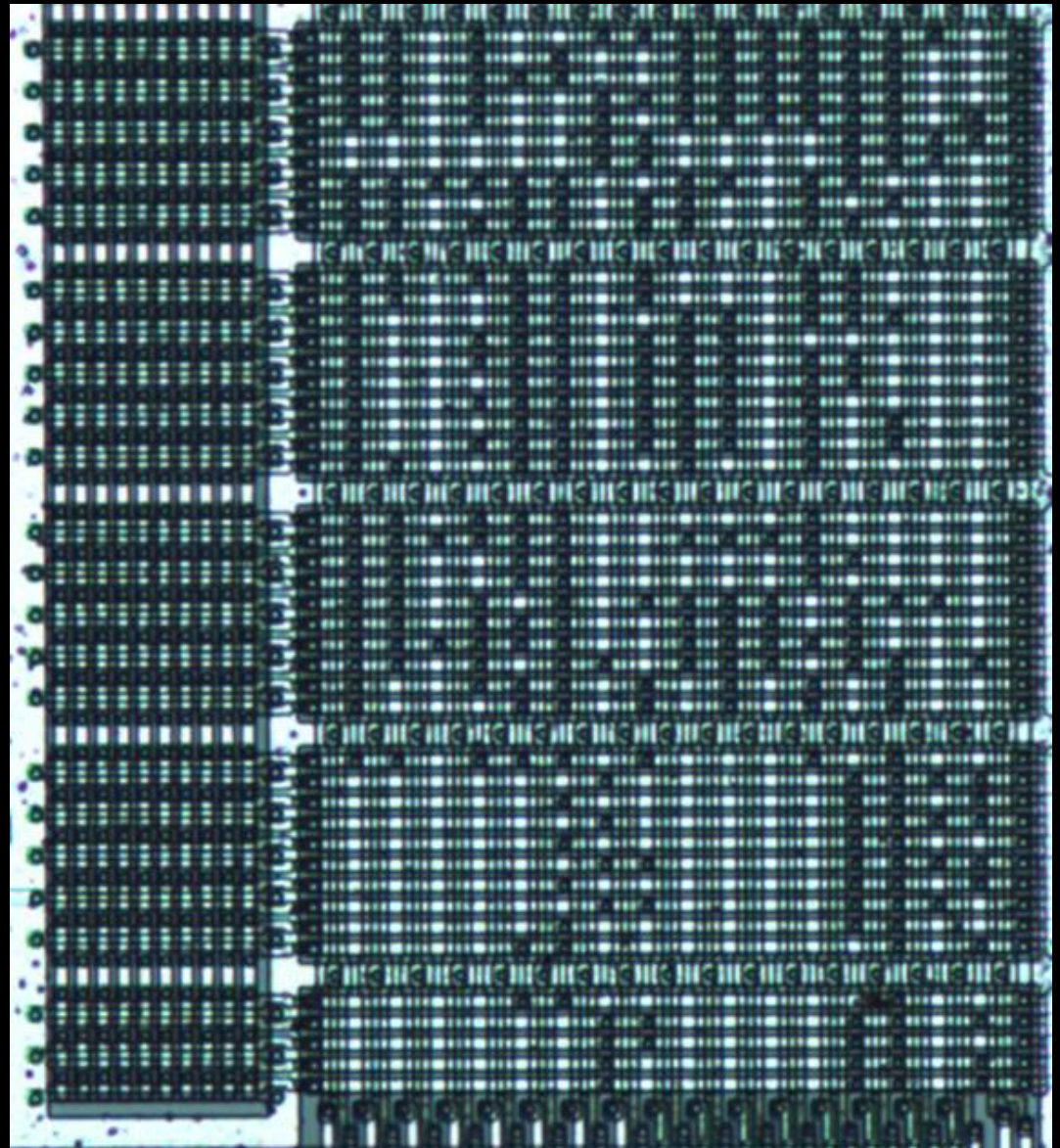
Example of Flowchart Box

Mikrokodsstyrenheten

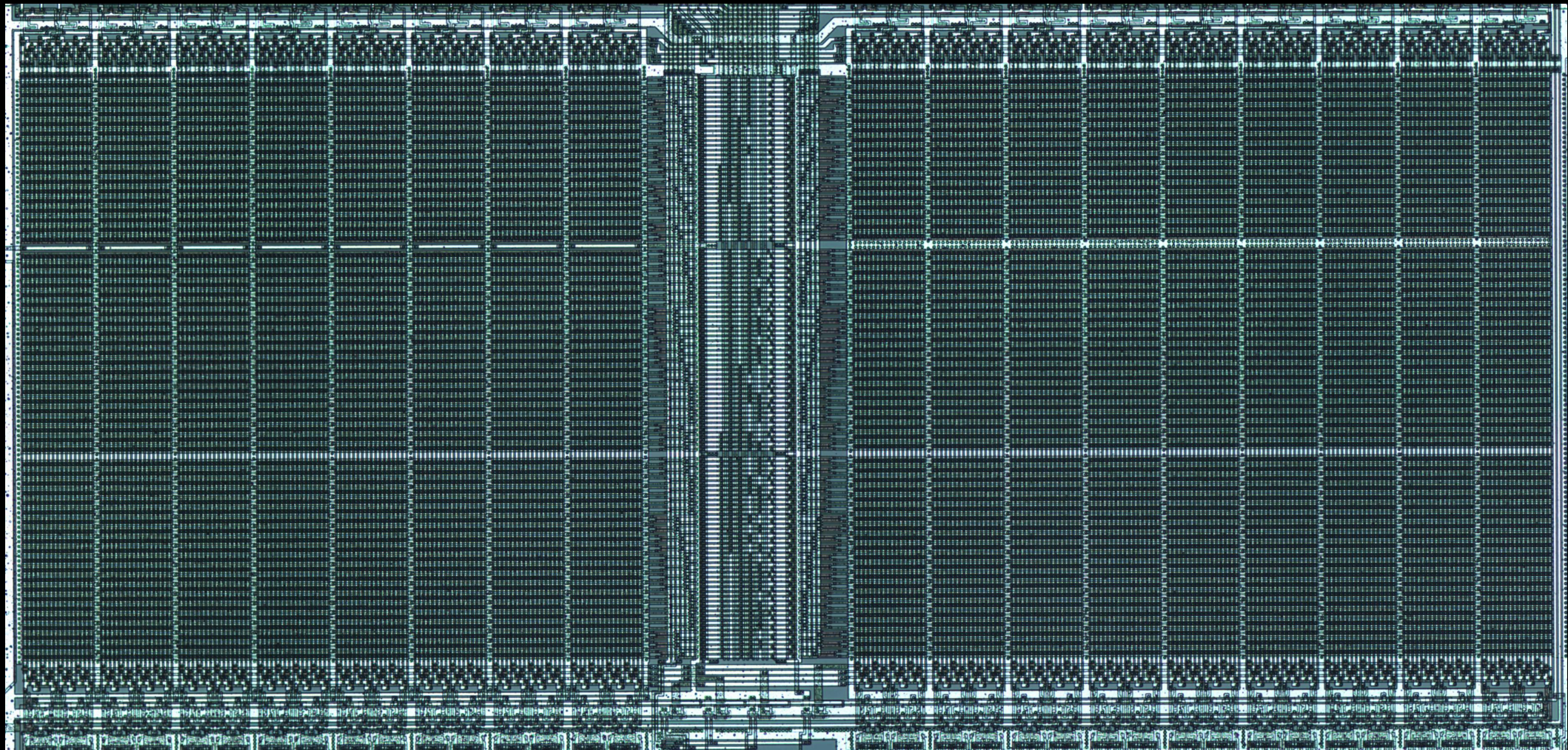


PLA som används för adresseringslägesavkodning

Den ena delen är synlig, men den andra delen täcks tyvärr av metall

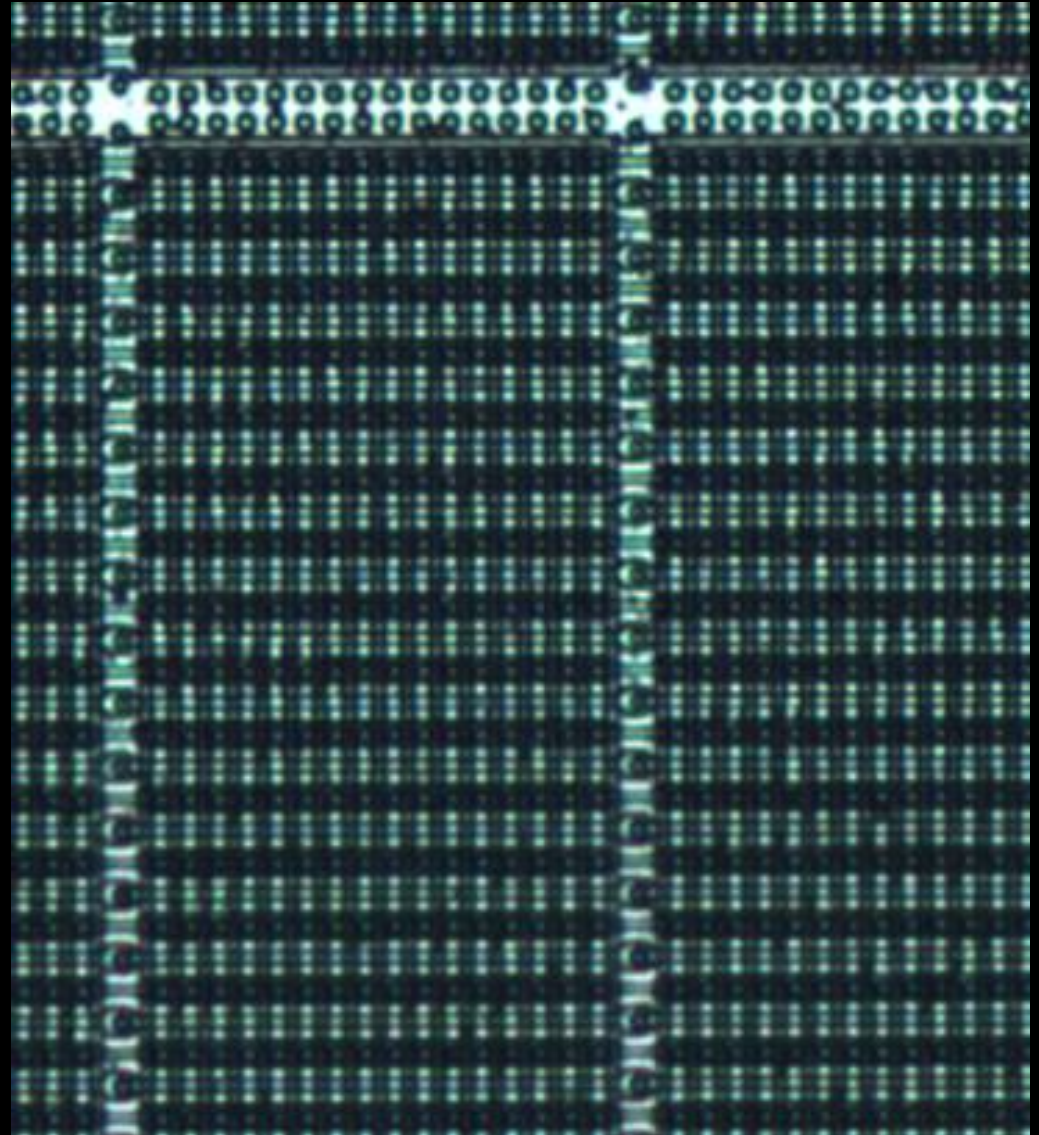


Mikro/nanokods-minne

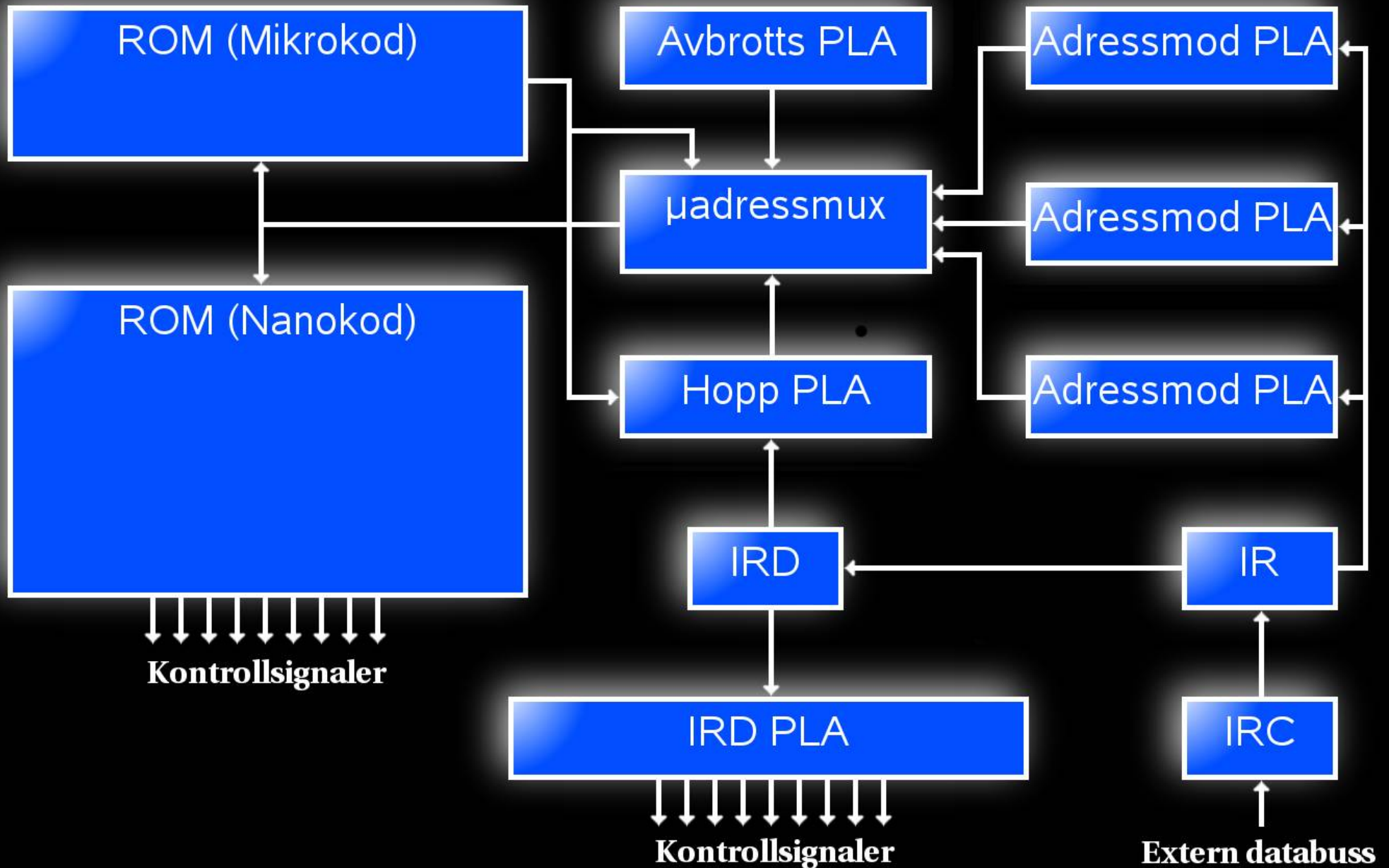


ROM - uppförstorat

Oklart om det går att se mikrokoden här utan att etsa bort det översta lagret av metall

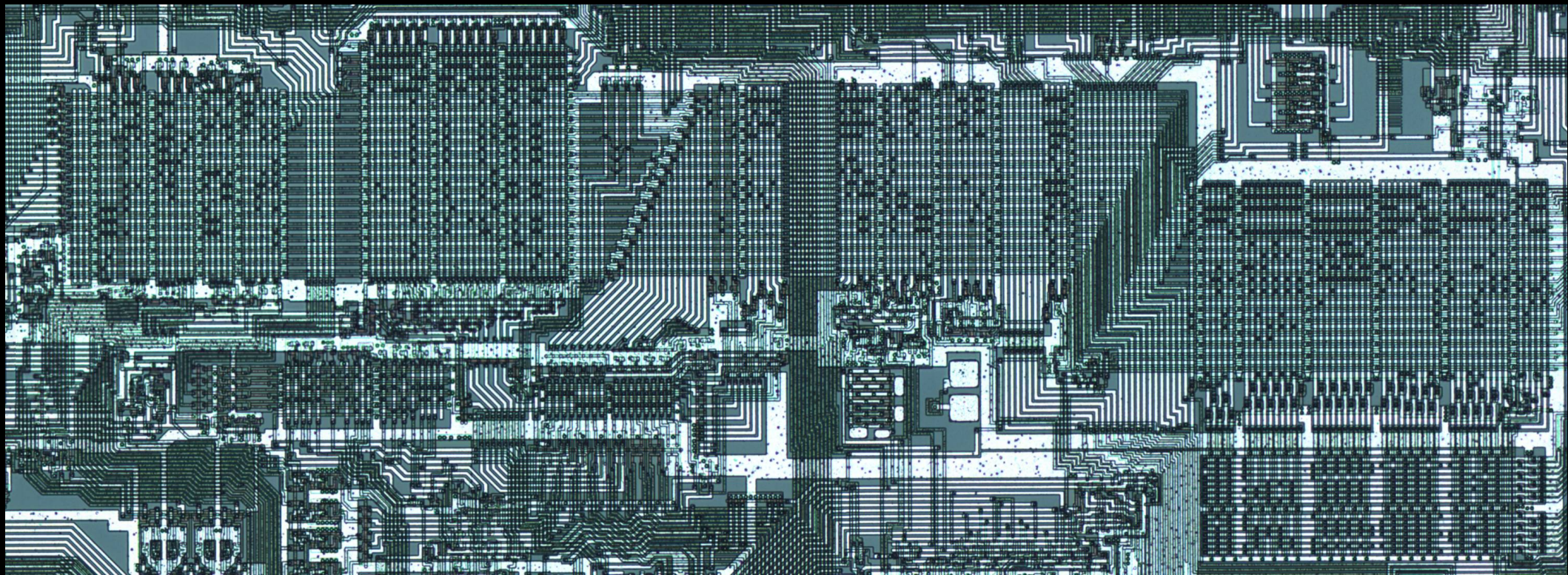


Mikrokodsstyrenheten



IRD PLA

Exekveringsenheten styrs både av nanokoden och instruktionsordet i instruktionsregistret via en PLA (IRD-PLA)



Exekveringsenheten

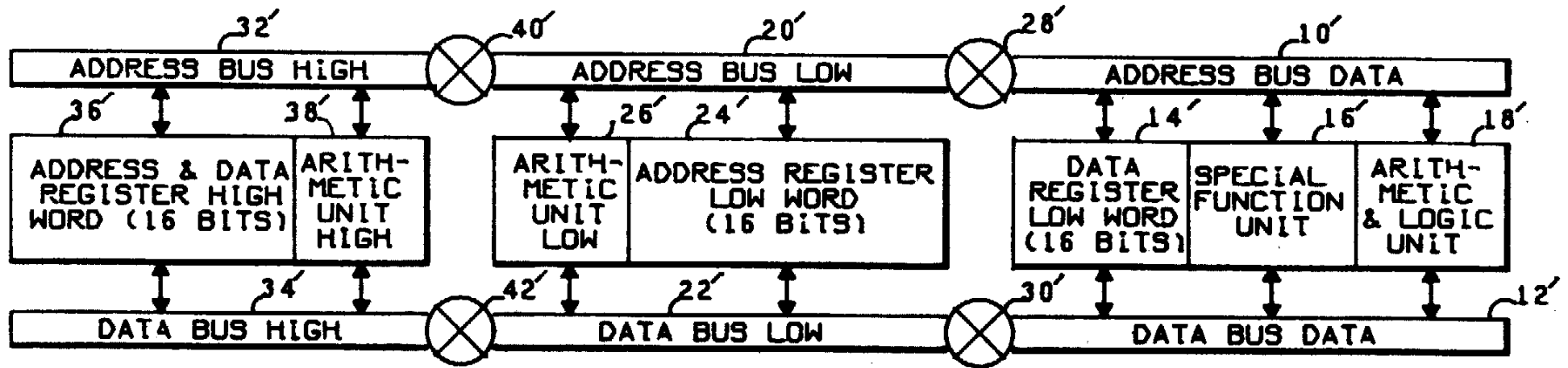
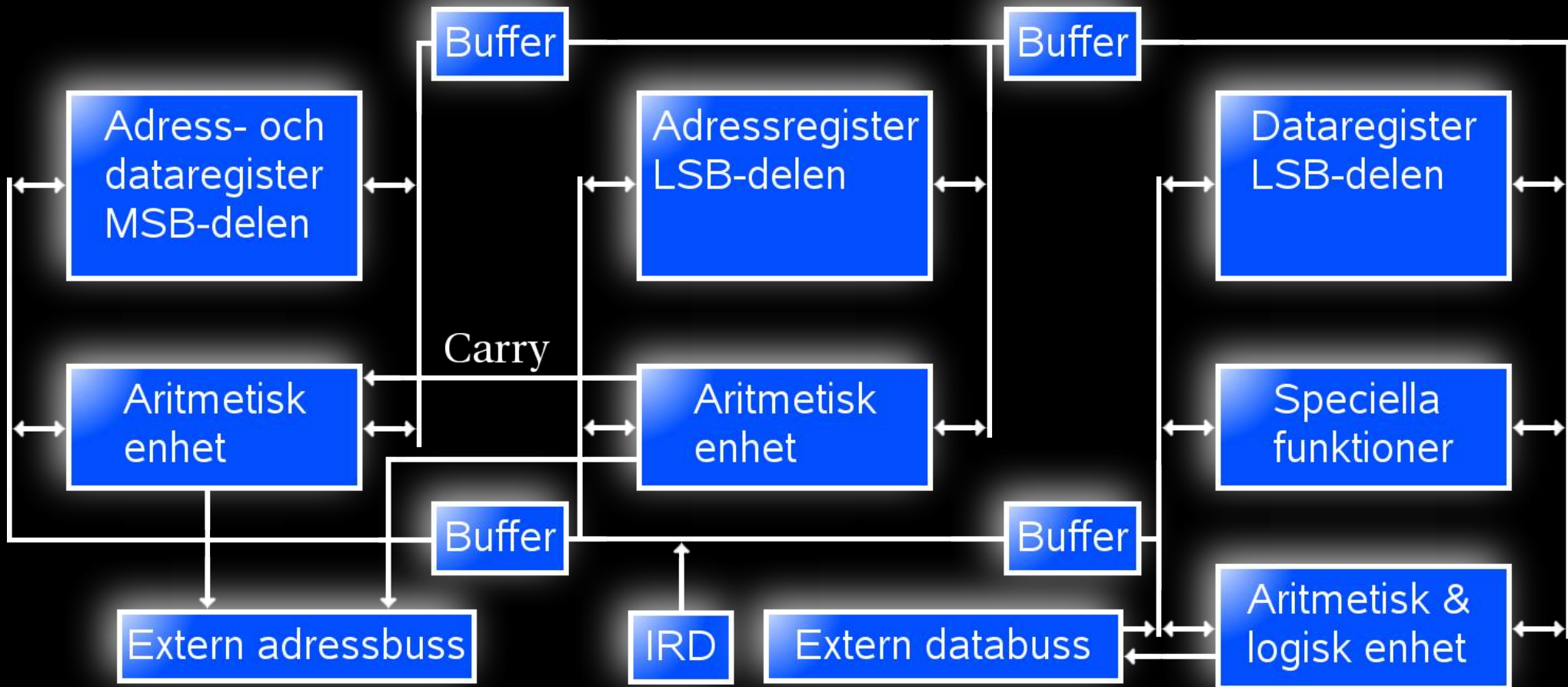


FIG.3

Exekveringsenheten

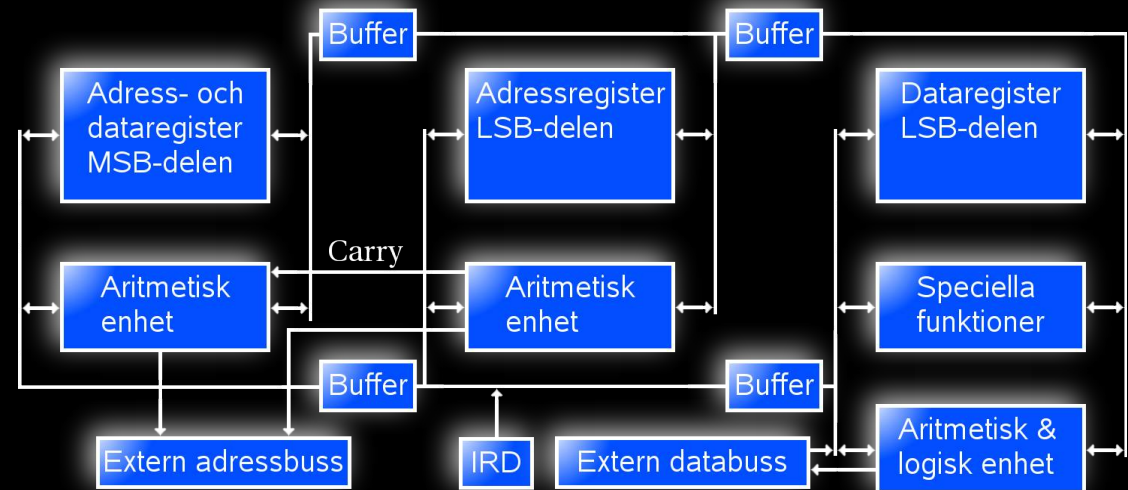


Exekveringsenheten

Två adderare

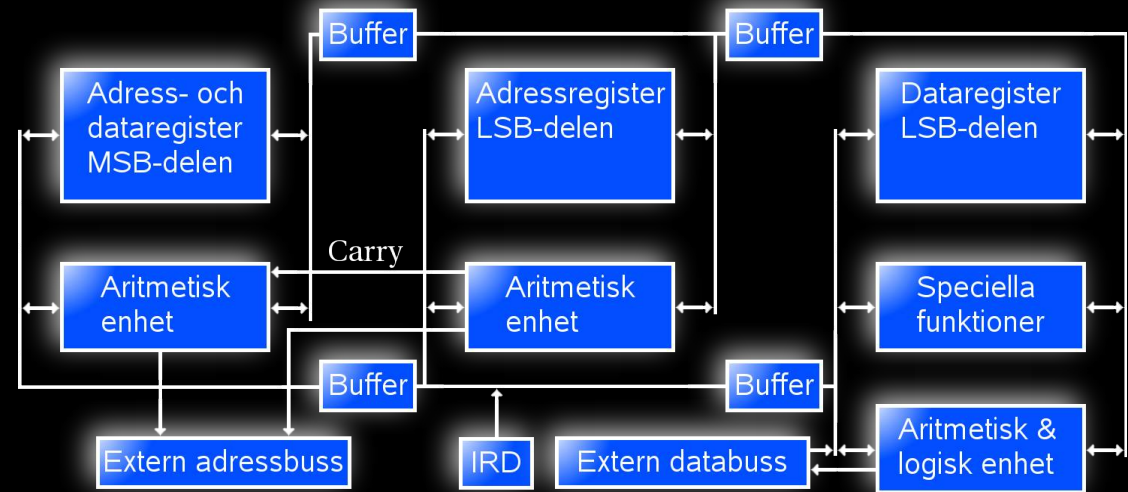
En ALU

Teoretiskt sett
kan alltså
M68000 göra tre
16-bitars
operationer
samtidigt!



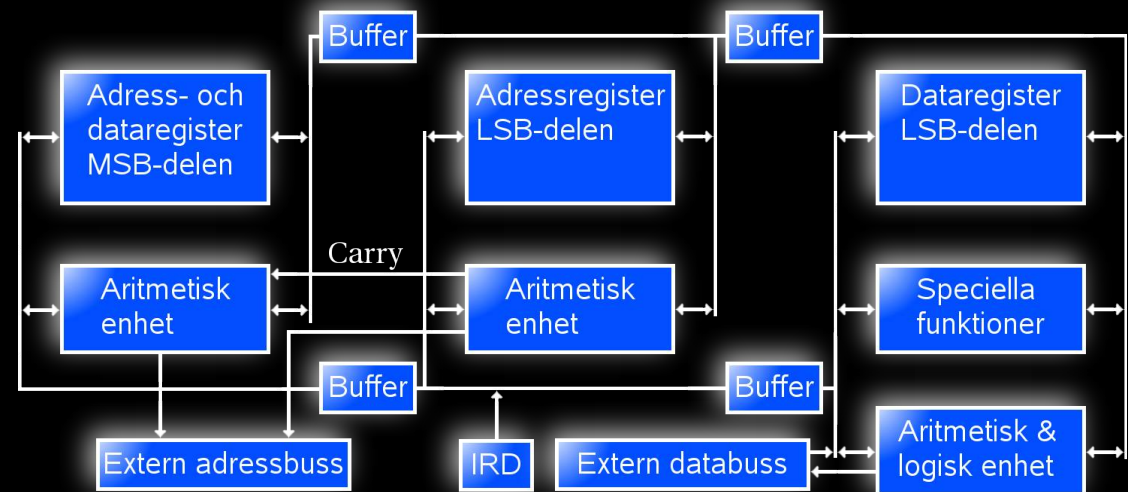
Exekveringsenheten

Notera att den
höga delen av
dataregistren
ligger onödigt(?)
långt bort från
data ALU:n



Exekveringsenheten

Det är intressant att notera att det inte finns någon adderare som endast används för PC



ALU-operationer

Sign extend

Addition/subtraktion

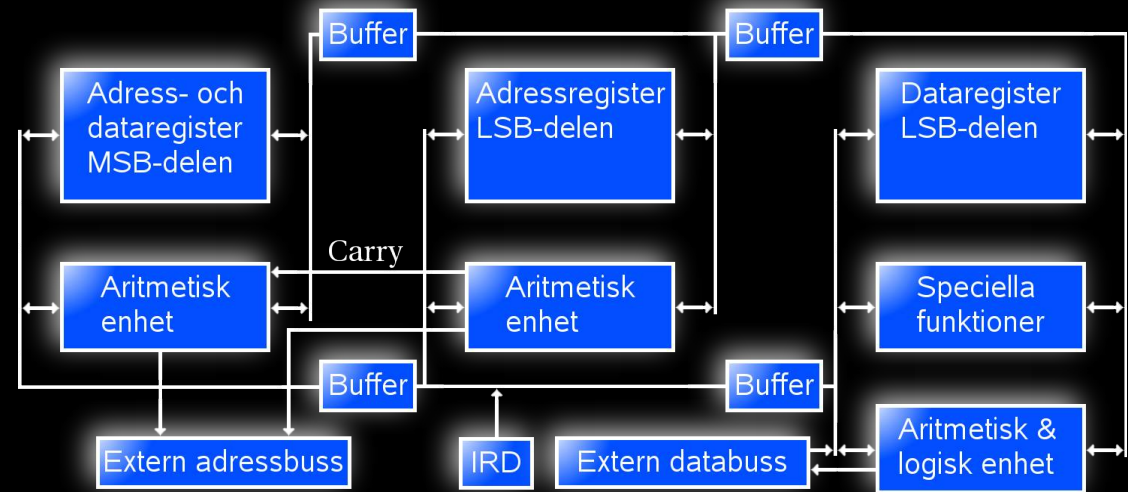
And/or/xor

Diverse

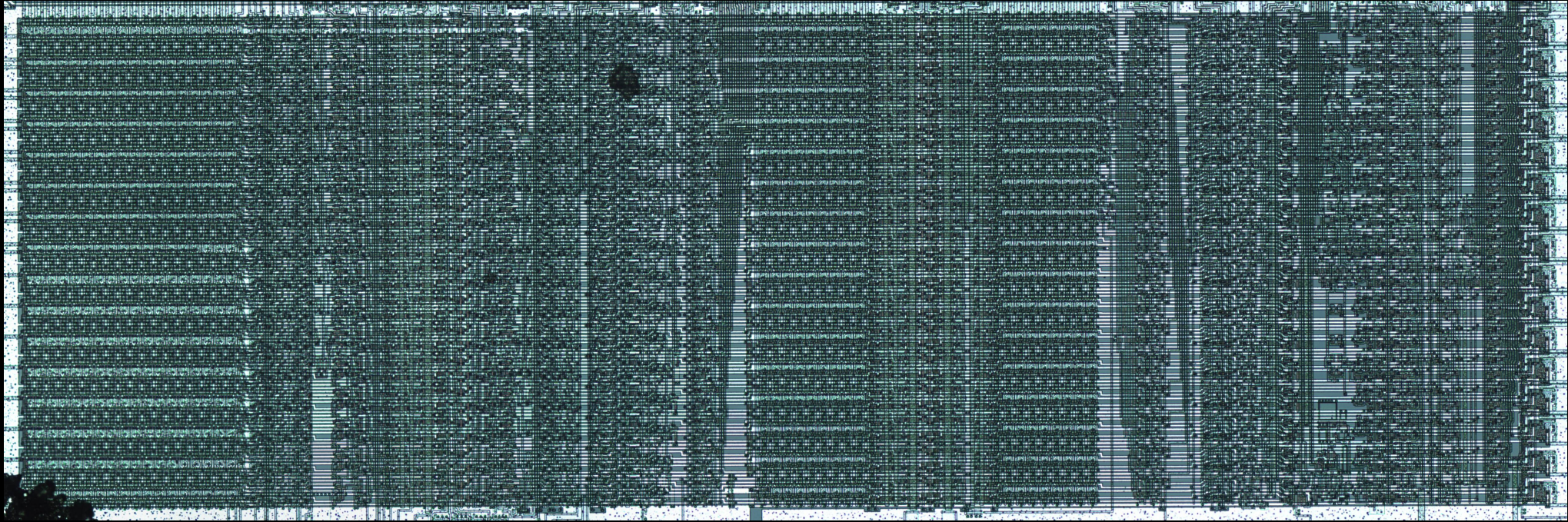
skift/rotation

Speciellt 32-bitars
skiftregister

Skiftar en bit i taget



Exekveringsenheten



Hårdvaruprototypen

MC6800: Cirka 4000 – 5000 transistorer

Hårdvaruprototyp med cirka 350 IC och 5 kretskort

MC68000: Drygt 68000 transistorer(?)

Hårdvaruprototyp med över 2000 IC

14 kretskort

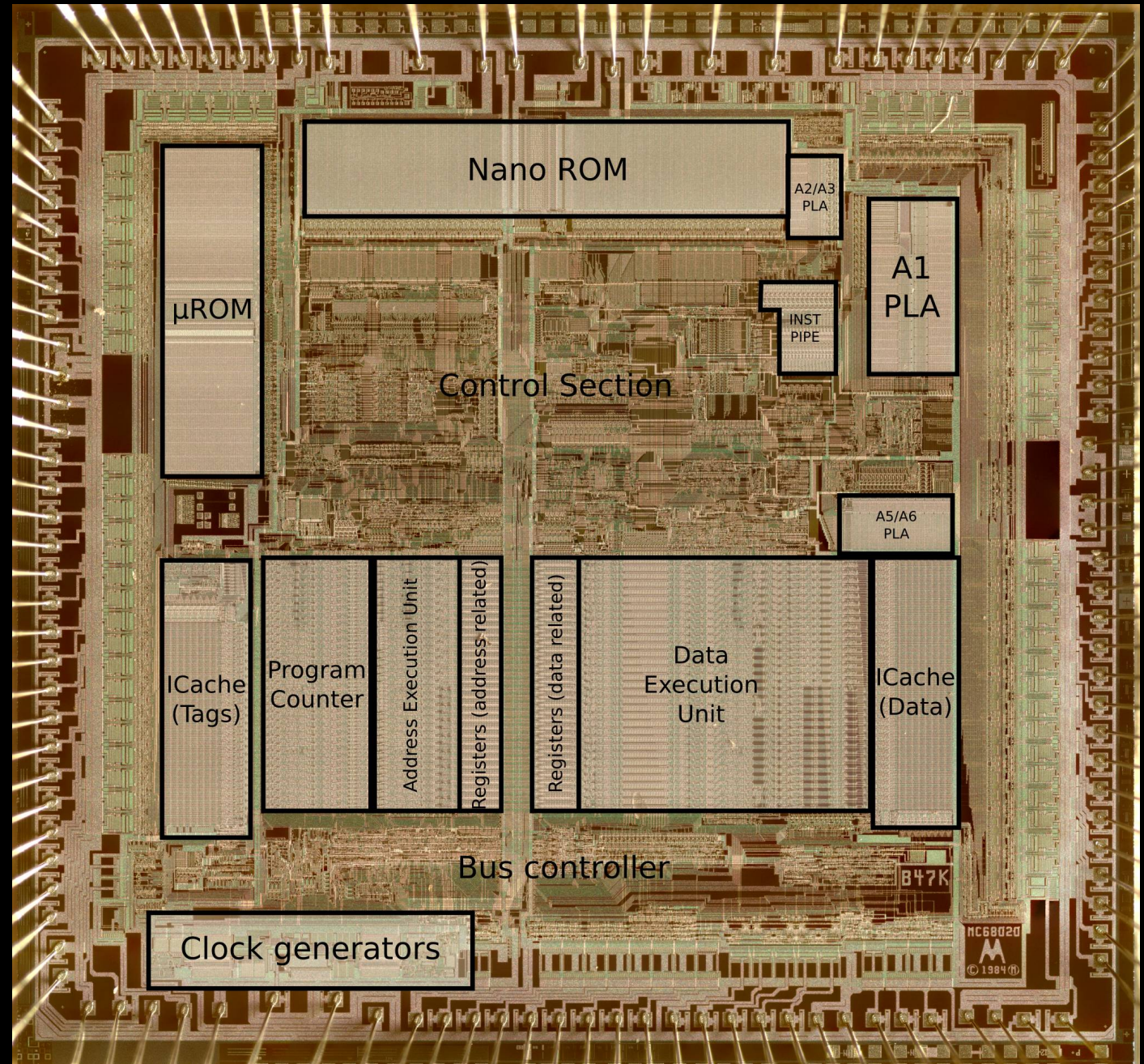
Begränsad nytta då designen ändrades för snabbt för att kunna bygga om prototypen

68020

Egen adderare
för PC

Fler PLAer för
adresseringsläg
en

Notera att
cachen är
uppdelad på
båda sidor av
chippet



Övrigt

I 68000 hör cirka 30 % av ytan till exekveringsenheten

Är det verkligen bra att designa en dator så att enbart 30% av ytan faktiskt gör något?

För den som vill veta mer om 68000

Patent: 4296469, 4338661, 4342078, 4307445,
4312034, **4325121**, 4348722

Francois Anceau: The architecture of
microprocessors

leeexplore

Andra tips

Fina chipfoton: <http://www.flylogic.net/blog/>

Intel 4004: <http://www.4004.com/>

Komplett kretsschema plus java-simulator

Visual 6502: <http://visual6502.org/>

Javascript-simulator av 6502

“The soul of a new machine” av Tracy Kidder

Vann Pulitzer-priset

“The original nerd epic” enligt Wired

“The pentium chronicles” av Robert P. Colwell