

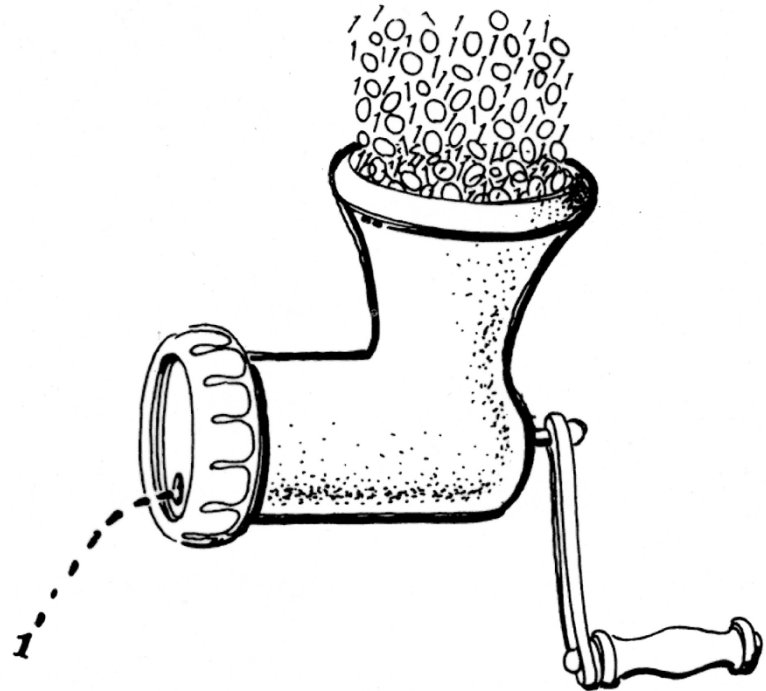
Digitalteknik

TSEA22

Mattias Krysender
Institutionen för systemteknik

Digital apparat

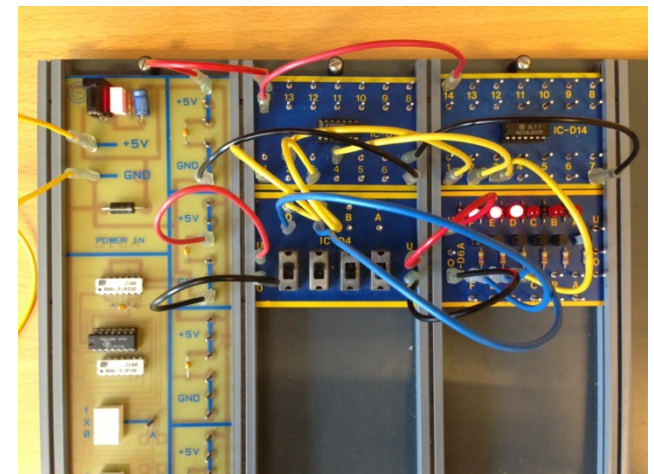
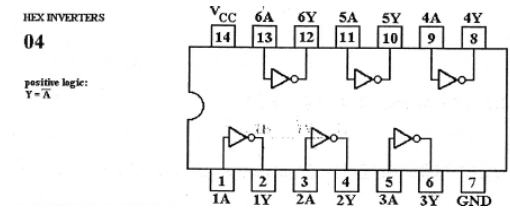
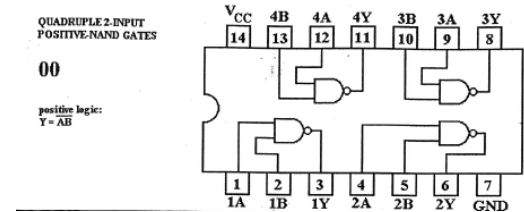
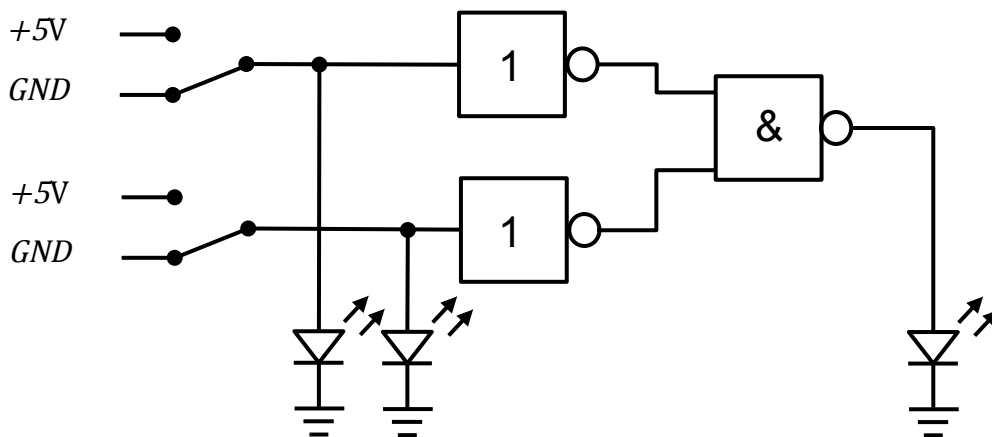
- In/utsignaler är
 - 0 (låg spänning) eller
 - 1 (hög spänning)



Kursmål

Teori, problemlösning, byggblock,
konstruktion, felsökning av digitala
system

$$y = a + b = (a + b)'' = (a'b')'$$



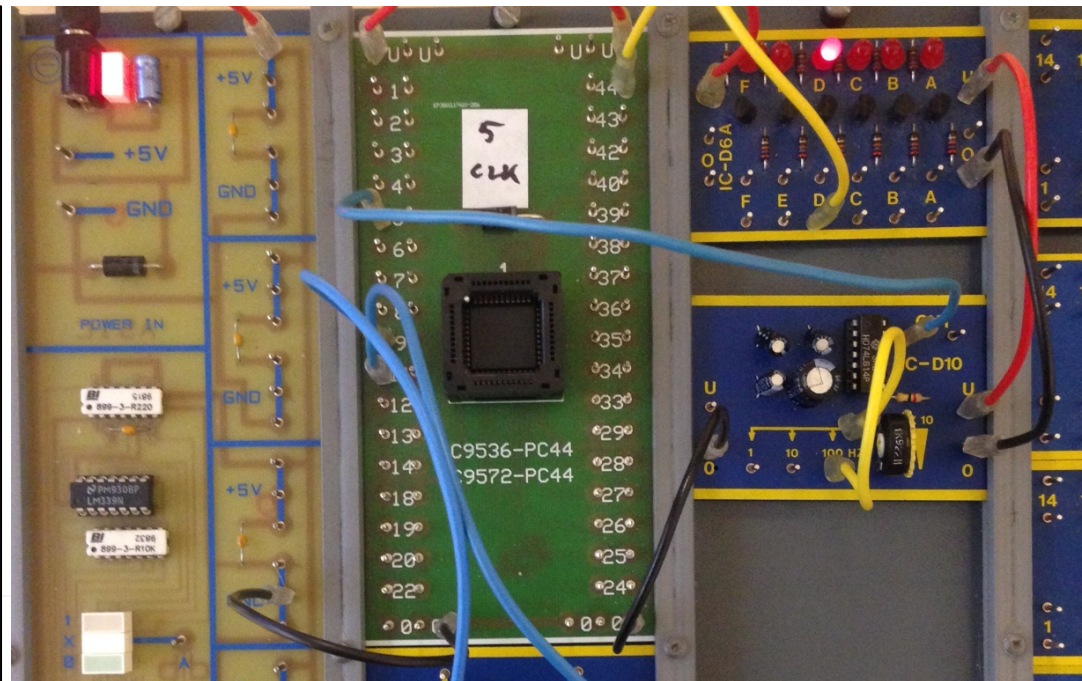
Årets stora nyhet!

- Programmerbara kretsar
- Programmeringsspråk – VHDL
- Simulering - ModelSim
- 2 nya laborationer
- 1 ny datorlektion (simulering)
- 1 helt ny föreläsning

```
library ieee;
use ieee.std_logic_1164.all;

entity enpulsare is
  port(clk, x : in  std_logic;
        u : out std_logic);
end enpulsare;

architecture ekvationer of enpulsare is
  signal q, q_plus : std_logic;
begin
  process(clk)
  begin
    if rising_edge(clk) then
      q <= q_plus;
    end if;
    end process;
    q_plus <= x;                --  $q^+ = f(q, x)$ 
    u <= (not q) and x;         --  $u = g(q, x)$ 
  end ekvationer;
```



Kursmoment

- Föreläsningar, 12 st
- Lektioner, 10 st varav en datorlektion
- Laborationer, 4 st, varav 2 med programmerbara kretsar
 - Mycket förberedelser, examination under laborationen.
- Tentamen

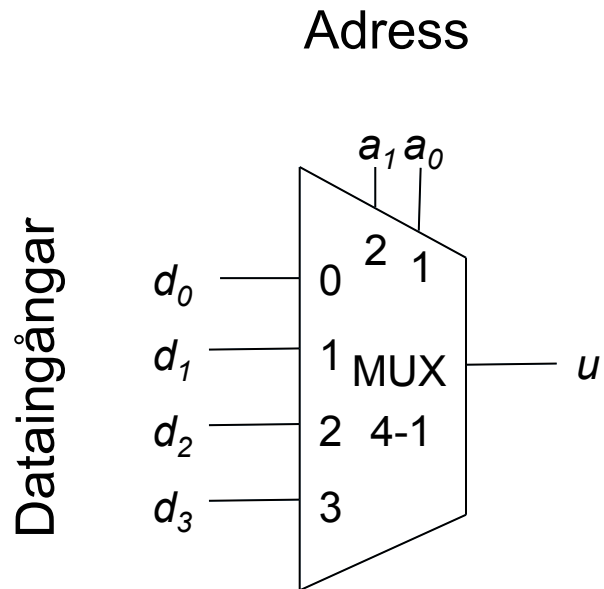
Kurslitteratur

- Digitala kretsar
 - Det mesta av teorin
 - Lektionsuppgifter
- Kurshemsidan
 - Föreläsningsmaterial
 - Labkompendium
 - Extramaterial



Multiplexer (MUX) dataväljare

Ex : MUX 4-1

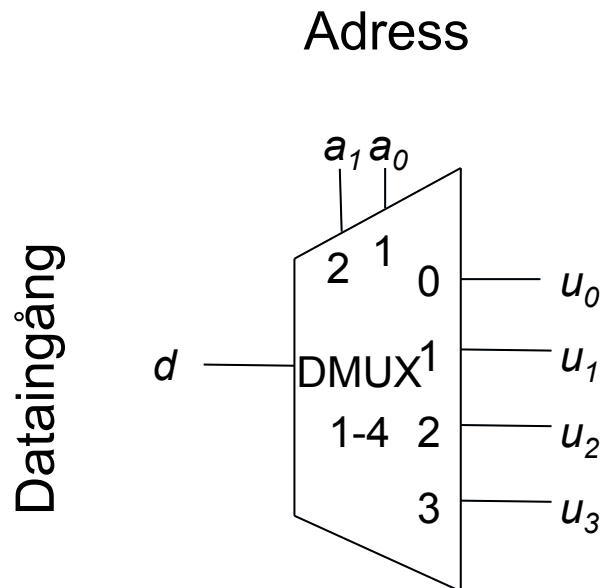


$$u = \begin{cases} d_0 & \text{då adress} = 00 \\ d_1 & \text{då adress} = 01 \\ d_2 & \text{då adress} = 10 \\ d_3 & \text{då adress} = 11 \end{cases}$$

Övning: Realisera en AND-grind med en MUX 4-1.

Demultiplexer (DMUX) datafördelare

Ex : DMUX 1-4

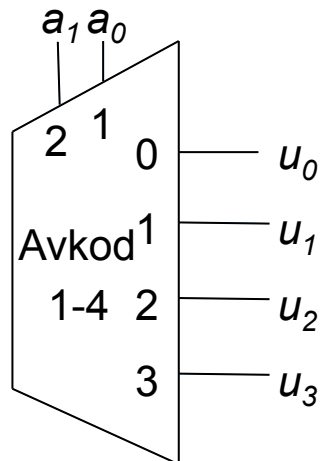


a_1	a_0	u_0	u_1	u_2	u_3
0	0	d	0	0	0
0	1	0	d	0	0
1	0	0	0	d	0
1	1	0	0	0	d

Avkodare

Avkodare är som en DMUX med insignal = 1.

Adress



a_1	a_0	u_0	u_1	u_2	u_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



Linköpings universitet

expanding reality

www.liu.se