

# Applikationsspecifika Integrerade kretsar

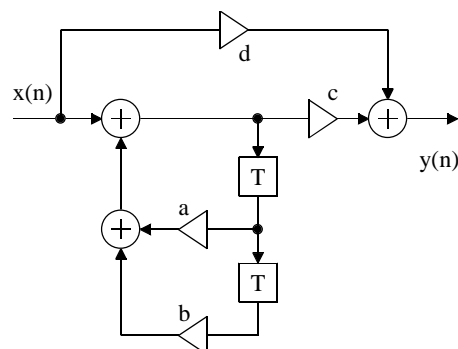
## Tentamen

TSTE81

för Y4, D4 och TE

- Tid:** Torsdag 4 Maj 2000 kl. 14.00 - 18.00
- Plats:** U10
- Ansvarig lärare:** Kent Palmkvist, 281347, 0708917839
- Hjälpmedel:** Räknedosa, Formelsamling i Aktiva och Tidsdiskreta filter, Formelsamling i kretsteori samt allmänna tabellverk.
- Anvisningar:** För godkänd tentamen fordras ca 30 poäng.  
OBS: Poäng på muntlig deltentamen från våren 2000 tillgodoräknas automatiskt på uppgift 1. Max poäng på uppgift 1 är 10, oberoende av hur många poäng som erhållits på muntlig deltentamen.
- Visning:** Torsdag 18 Maj 2000 kl. 13.00-14.00  
(Kent Palmkvists tjänsterum)
- Lösningar:** Anslås på Systemtekniks anslagstavla i labkorridoren
- Betygslista:** Anslås senast 2000-05-17 på anslagstavlan i labkorridoren

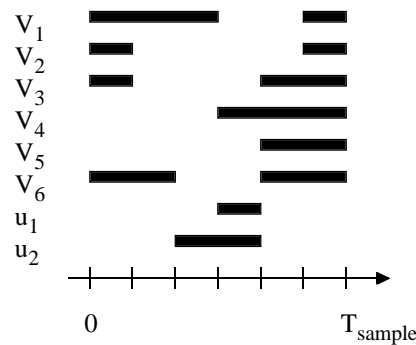
1.
  - a) Hur byter man representation av ett tal från binary offset till två komplement?  
*How is a number described using binary offset converted into a two's complement representation?* (2)
  - b) Ange två metoder för att minska problemet med minnesbandbredden i en arkitektur med delat minne.  
*Name two methods that reduces the memory bandwidth bottleneck for a shared-memory architecture.* (2)
  - c) Vad är typiskt för en heuristisk optimeringsmetod?  
*What is typical of an heuristic optimization algorithm?* (2)
  - d) Vad skiljer en systolisk array från en wavefront array?  
*What is the difference between a systolic array and a wavefront array?* (2)
  - e) Hur beror antalet operationer i en FFT på antal punkter som beräknas?  
*How does the arithmetic workload depend on the length of the sequence for an FFT?* (2)
  
2. Filtret nedan skall implementeras med tidsdelade homogena beräkningselement. Additionerna har en latency av 1 tidsenhet, och multiplikationerna har en latency av 4 tidsenheter.  
*The filter below is to be implemented using timeshared homogenous processing elements. Additions have a latency of 1 time unit, and multiplications have a latency of 4 time units.*
  - a) Beräkna minimal samplingsperiod.  
*Compute the minimal sample period.* (4)
  - b) Rita precedensformen av signalflödesgrafen.  
*Draw the signal flow graph in precedence form.* (6)
  - c) Rita ALAP schemulering av filtret.  
*Draw the ALAP schedule of the filter.* (6)
  - d) Schemulera filtret för en samplingsperiod av 10 tidsenheter.  
*Schedule the filter using a sample period of 10 time units.* (8)



3. De åtta variablerna i livstidsdiagrammet nedan skall lagras i ett minne. Antag att variabler kan placeras "kant till kant" i en minnescell.  
*The eight variables in the lifetime diagram below is to be stored in a memory. Assume that the variables can be put edge-to-edge in a memory cell.*

a) Använd clique partitionering för resursallokering och resurstilldelning.  
*Perform resource allocation and assignment using clique partitioning.* (6)

b) Använd left edge algoritmen för resursallokering och resurstilldelning.  
*Perform resource allocation and assignment using the left edge algorithm.* (6)



4. De två fixa multiplikationerna  $y_1 = 5x$  och  $y_2 = 35x$  skall beräknas med serie/parallella multiplikatorer. Byggblock är fulladderare, vippor och teckenförlängare.  
*Two fixed coefficient multiplications  $y_1 = 5x$  and  $y_2 = 35x$  is to be implemented using serial/parallel multipliers. Use fulladders, flipflops, and sign extension units as building blocks.*

*Two fixed coefficient multiplications  $y_1 = 5x$  and  $y_2 = 35x$  is to be implemented using serial/parallel multipliers. Use fulladders, flipflops, and sign extension units as building blocks.*

a) Rita strukturen om inga förenklingar görs.  
*Draw the structure if no simplifications are done.* (4)

b) Rita strukturen om varje multiplikation förenklas så mycket som möjligt.  
*Draw the structure if each multiplication is individually simplified as much as possible.* (4)

c) Rita strukturen om endast två fulladderare får användas. Tips:  $35 = 7 \cdot 5$ .  
*Draw the structure if only two fulladders are to be used. Hint:  $35 = 7 \cdot 5$ .* (6)

5. Filtret nedan skall implementeras med vektorprocessorer.  
*The filter below is to be implemented using vector-multipliers.*

a) Rita strukturen. Beskriv matematiskt vilka beräkningar varje vektorprocessor utför.  
*Draw the structure. Describe the expression each vector-multiplier is computing.*

*Draw the structure. Describe the expression each vector-multiplier is computing.* (6)

b) Inför pipelining så varje vektorprocessor maximalt har 3 ingångar.  
*Introduce pipelining such that each vector-multiplier has at most 3 inputs.*

*Introduce pipelining such that each vector-multiplier has at most 3 inputs.* (4)

