

**Tentamen i**

**TSSTE 80,**

**Analoga och tidsdiskreta integrerade kretsar**

**Tid:** 1998-06-06, kl 09.00 - 13.00

**Plats:**

**Ansvarig lärare:** Anders Ihlström, ankn 1721

**Tillåtna hjälpmedel:** Räknedosa (ej förprogrammerad genom studentens försorg)  
Eriksson, Wanhammar: Aktiva och tidsdiskreta filter (Tabell- och formelsamling)  
Matematiska och Fysikaliska tabeller  
t.ex. Ingelstam-Rönnngren-Sjöberg : TEFYMA

**Anvisningar:** Maximalt kan 70 poäng erhållas. För betyget 3 (godkänd tentamen) fordras ca 30 poäng.

**Lösningar:** Anslås på anslagstavlan i C-korridoren, ing 27

**Betygslista:** Anslås på anslagstavlan senast 1998-06-26

**Visning:** Meddelas när betygslistan anslås

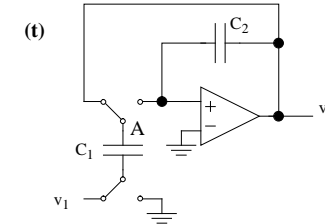
Lycka till!

1. I fig. 1 visas en SC -krets.

a) Använd laddningsanalys för att härleda ett uttryck för signalen  $v_2(t + 2\tau)$ . Switcharnas lägen i figuren visas vid tidpunkten t. Switcharna byter lägen med tidsmellanrummet  $\tau = T/2$  där T är periodtiden.

b) Bestäm z-transformen för  $v_2$ , dvs  $V_2(z) = f(V_1(z))$ .

c) Påverkas resultatet om det finns en parasitkapacitans  $C_p$  mellan nod A (se figur) och jord?



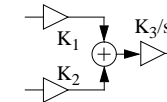
Figur 1: SC-kretsen i uppg. 1

(10p)

2. Man önskar realisera ett andra ordningens filter med överföringsfunktionen

$$H(s) = \frac{s^2 + 2s + 3}{2s^2 + 5s + 4}$$

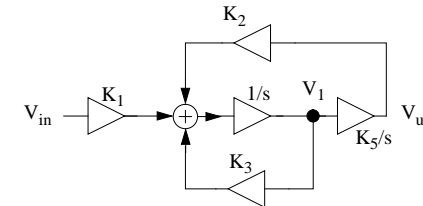
Rita ett signalflödesschema som realiserar filtret. Schemat ska vara uppbyggt av summerande integratorer enligt fig. 2.



Figur 2: Summerande Integrator

(6p)

3. Figur 3 visar ett signalflödesschema för ett filter. Rita en realisering av schemat med gm-C eller Aktiva-RC byggblock. Förklara också hur man bestämmer komponentvärden i realiseringen.



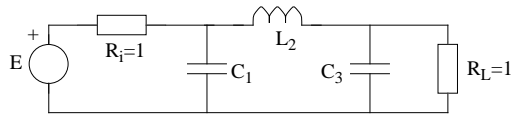
Figur 3: Signalflödesschemat i uppgift 3

(6p)

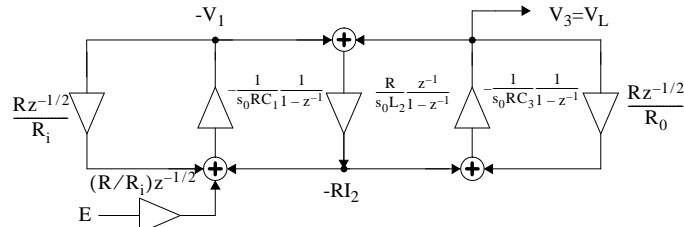
4. I fig.4 visas ett normerat Butterworth filter ( $\omega_{ac} = 1$  rad/s). Genom utgå från refe-

rensfilteret och använda LDI-transformen ( $s = s_0(z^{1/2} - z^{-1/2})$ ) får man det signalflödesschema som visas i fig. 5.

Modifera signalflödesschemat så att det lämpar sig för realisering med SC-integratorer. Filtert behöver inte skalas m.a.p. signalnivåerna. Rita SC-filteret och beräkna dess kapacitans-kvoter. Switcharnas lägen i den ena klockfasen ska tydligt framgå. Kom ihåg att korrigera för approximationer i avbildningen från s- till z-planet. Samplingsfrekvensen för SC-filteret är  $1/T = 100\text{kHz}$  och den önskade gränshänsen  $f_c = 0.5\text{kHz}$ .



Figur 4: Referensfilteret i uppg. 4.  $C_1 = C_3 = 1\text{F}$  och  $L_2 = 2\text{H}$ .

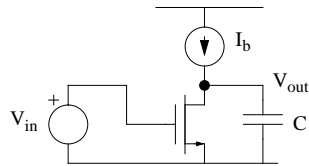


Figur 5: Signalflödesschema för referensfilteret

(10p)

5. I fig. 6 visas en Common-Source förstärkare som belastas på utgången av en kondensator C. Inverkan av övriga kapacitanser i kretsen kan antas vara försumbara.

- Bestäm ett uttryck för den dominerande polen ( $|p_1| = \omega_{-3\text{dB}}$ ) i kretsen.
- Bestäm ett uttryck för den totala bruseffekten  $v_{n,\text{out}}^2$  på utgången.
- Föreslå ett sätt att minska bruseffekten med en faktor 2. Hur påverkas bandbredden?



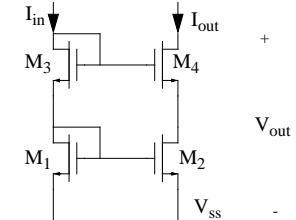
Figur 6: Common-Source Förstärkare

(8p)

6. Betrakta den speciella strömspegeln i fig. 7 nedan.  $V_{SS} = 0\text{V}$ ,  $I_{in} = 20\mu\text{A}$ . Alla

transistorer har storleken m och m. Antag att alla transistorer arbetar i mättnadsområdet och att  $V_{BS} = 0$ .

- Ska inresistansen för en bra strömspegel vara stor eller liten? Vad ska gälla för utresistansen?
- Rita småsignalschema och beräkna strömspegelns inresistans och utresistans.
- Bestäm den minsta utspänning ( $V_{\text{out,min}}$ ) som strömspegeln klarar.



Figur 7: Strömspegeln i uppg. 6

(8p)

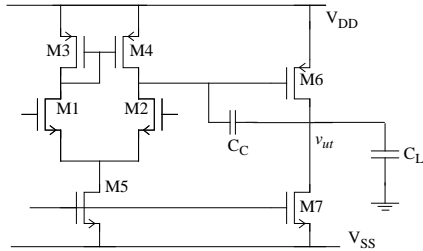
7. I fig. 8 visas en två-steps operationsförstärkare. Följande data är givet:

- $W_1/L_1 = W_2/L_2 = 50\mu\text{m}/1\mu\text{m}$ ,
- $W_3/L_3 = W_4/L_4 = 150\mu\text{m}/1\mu\text{m}$ ,
- $W_5/L_5 = W_6/L_6 = W_7/L_7 = 100\mu\text{m}/1\mu\text{m}$ .
- Strömmarna genom M5 och M7 är  $100\mu\text{A}$  respektive  $200\mu\text{A}$ .
- $C_L = C_c = 5\text{pF}$ .
- Poler och nollställen är givna av

$$p_1 = -\frac{1}{g_{m6}r_{ut1}r_{ut2}C_c} \quad p_2 = -\frac{g_{m6}}{C_L} \quad z_1 = \frac{g_{m6}}{C_c}$$

där  $r_{ut1} = r_{ds2} \parallel r_{ds4}$  och  $r_{ut2} = r_{ds6} \parallel r_{ds7}$ .

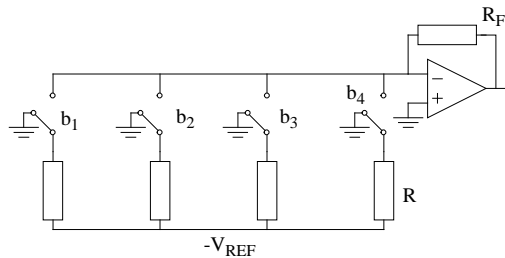
- Beräkna unity-gain frekvensen för förstärkaren. Förutsätt att  $p_2$  och  $z_1$  inte påverkar unity-gain frekvensens läge.
- Förstärkaren används i ett återkopplat system med återkopplingsfaktorn  $\beta = 1/2$ . Beräkna bandbredden ( $\omega_{-3\text{dB}}$ ) för det återkopplade systemet.
- Designa om operationsförstärkaren så att unity-gain frekvensen blir dubbelt så stor. Slew-Rate ska vara lika stor före och efter omdesignen.
- Hur mycket ändras förstärkningen efter omdesignen?



Figur 8: Operationsförstärkaren i uppg.7.

(10p)

8. Ska inresistansen för en bra strömspegel vara stor eller liten ? Vad ska gälla för utresistansen? (2p)
9. Ibland används en operationsförstärkare som komparator. Nämn en nackdel med denna lösning. Föreslå ett bättre sätt att göra komparatorn. (2p)
10. Ange för följande typer av A/D omvandlare om de passar för hög/låg hastighet respektive hög/låg upplösning (motivera):
  - a) Flash A/D-omvandlare
  - b) Översamlade A/D-omvandlare. (4p)
11. Nedan visas en D/A omvandlare där switcharnas lägen styrs av den digitala insignalen.  $b_1$  svarar mot den mest signifikanta biten (MSB). Resistansen för  $b_4$  är R.
  - a) Ange lämpliga storlekar på de övriga resistanserna.
  - b) Ibland används s.k. termometerkod-omvandlare istället för binärt viktade omvandlare. Varför? (4p)



Figur 9: D/A omvandlaren i uppg. 11

Transistorn: NMOS

$$\beta = K' \cdot W/L = \mu_0 C_{ox} \frac{W}{L}, \eta = \frac{\gamma}{2(2|\phi_F| + V_{SB})^{1/2}}$$

$$V_T = V_{T0} + \gamma(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|})$$

$$I_D = 0$$

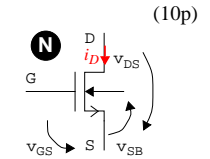
då  $V_{GS} < V_T$

$$I_D = \beta((V_{GS} - V_T) - V_{DS}/2)V_{DS}(1 + \lambda V_{DS})$$

då  $0 < V_{GS} - V_T < V_{DS}$

$$I_D = (\beta/2) \cdot (V_{GS} - V_T)^2(1 + \lambda V_{DS})$$

då  $0 < V_{GS} - V_T < V_{DS}$



(10p)

Transistorn: PMOS

$$\beta = K' \frac{W}{L} = \mu_0 C_{ox} \frac{W}{L}, \eta = \frac{\gamma}{2(2|\phi_F| + V_{BS})^{1/2}}$$

$$V_T = V_{T0} - \gamma(\sqrt{2|\phi_F| + V_{BS}} - \sqrt{2|\phi_F|})$$

$$I_D = 0$$

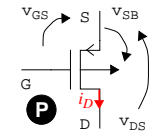
då  $V_{GS} < V_T$

$$I_D = \beta((V_{SG} - |V_T|) - V_{SD}/2)V_{SD}(1 + \lambda V_{SD})$$

då  $0 < V_{SG} - |V_T| < V_{SD}$

$$I_D = (\beta/2) \cdot (V_{SG} - |V_T|)^2(1 + \lambda V_{SD})$$

då  $0 < V_{SG} - |V_T| < V_{SD}$



Småsignalparametrar:

$$g_m = \sqrt{2\beta I_D}, g_{ds} = \lambda I_D \text{ och } g_{mbs} = \eta g_m \quad \text{i mättade området}$$

$$g_m = \beta V_{DS}, g_{ds} = \beta(V_{GS} - V_T - V_{DS}) \text{ och } g_{mbs} = \eta g_m \quad \text{i linjära området}$$

Table 1: Processparametrar

Parameter	NMOS	PMOS	Enhet
$V_{T0}$	1	-1	V
$C_{ox}$	0.43	0.43	fF/ $\mu\text{m}^2$
$K'$ (mättad)	17	8	$\mu\text{A}/\text{V}^2$
$K'$ (ej mättad)	25	10	$\mu\text{A}/\text{V}^2$
$\lambda$ (L=10 $\mu\text{m}$ )	0.01	0.02	1/V
$\gamma$	1.3	0.6	$\text{V}^{1/2}$
$2 \phi_F $	0.7	0.6	V