

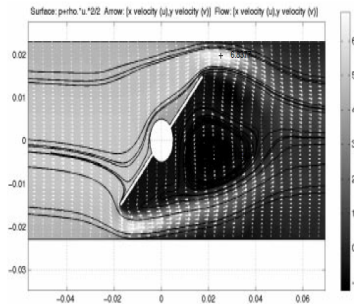
Digitalteknik

TSEA51/TSEA52/TDDC75

Mattias Krysender

Institutionen för systemteknik

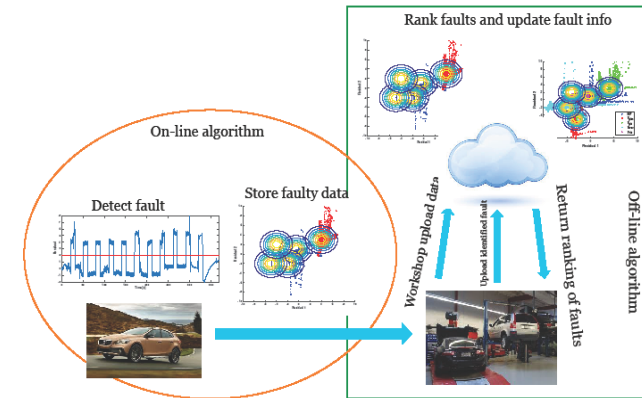
Utbildning/forskning



Y-linjen-96 Luftflödes-
simulering



Motordiagnos Verkstadsdiagnos



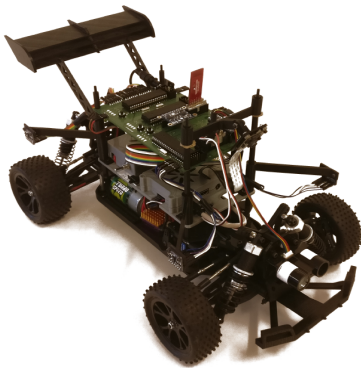
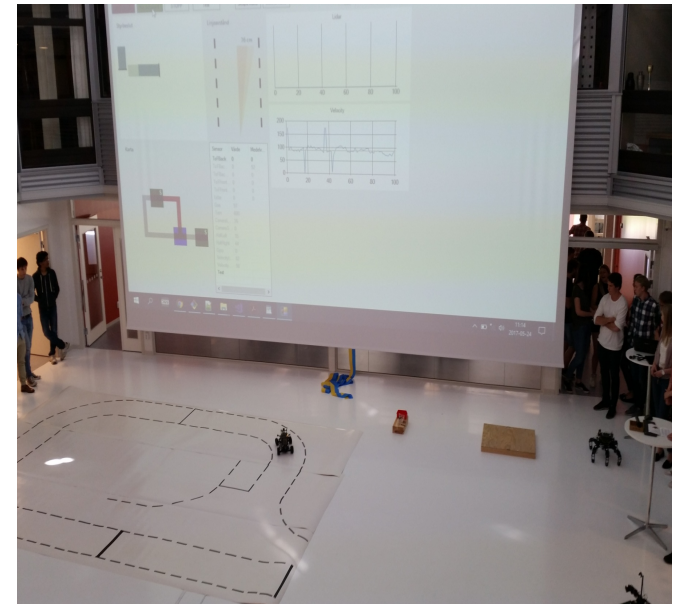
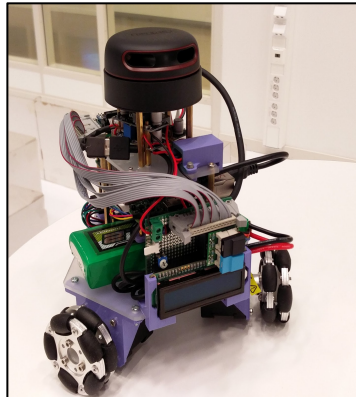
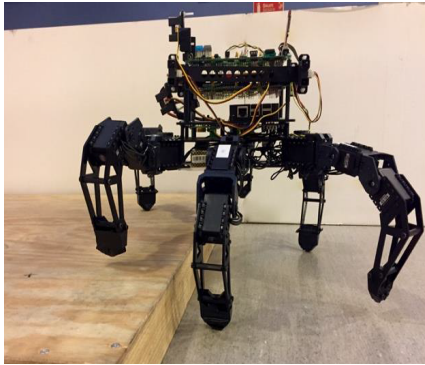
Batteriprognostik



Utmattningsprognostik

Undervisning: Projektkurser i elektronik

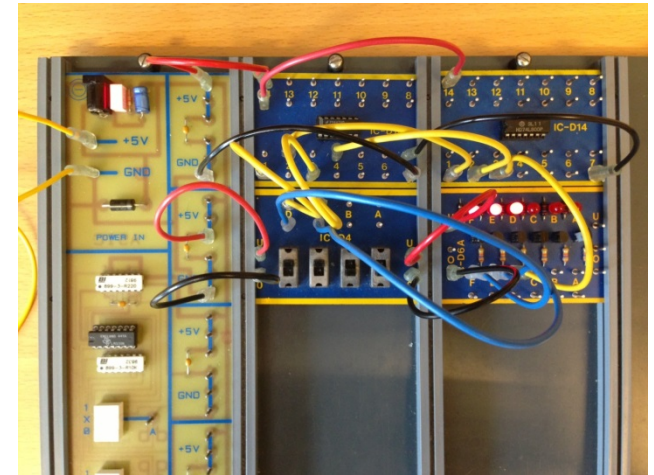
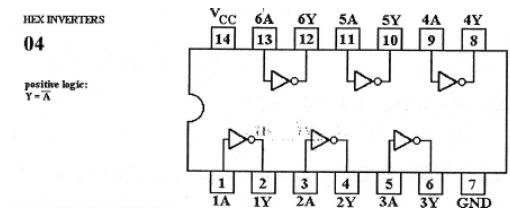
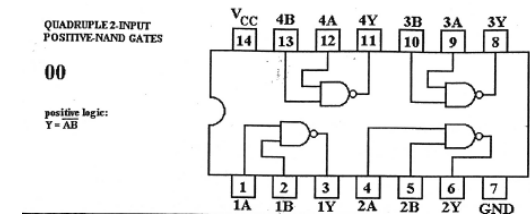
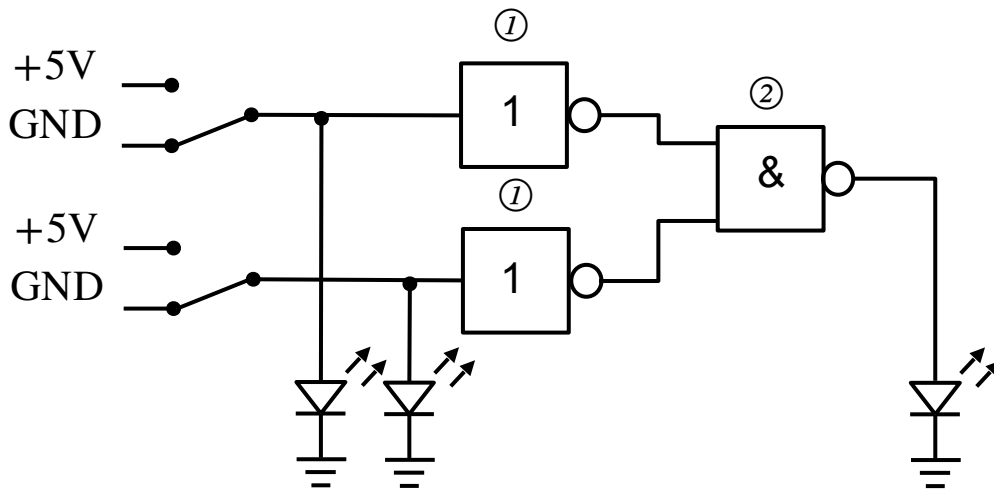
Bygga autonoma system (hårdvara/mjukvara)



Undervisning: Digitalteknik

Teori, problemlösning, byggblock, konstruktion, felsökning av digitala system

$$y = a + b = (a + b)''' = (a' b')'$$



Kursdeltagare

| | |
|--|-----------------------|
| TSEA51 – Digitalteknik, 4 hp | 109 studenter |
| • Teknisk fysik och elektroteknik | |
| – Y1:or: 3 klasser, 98 studenter | |
| – Yi1:or: 1 klass, 11 studenter | |
| • TSEA52 – Digitalteknik, 6 hp | 43 studenter |
| • Industriell ekonomi (I3, Ii3) | |
| – I3:or: 1 klass, 36 studenter | |
| – Ii3:or: 7 studenter | |
| TDDC75 – Diskreta strukturer, 3,5 digitaltek. hp | 40 studenter |
| • Informationsteknologi (IT1) | |
| – IT1: 1 klass | |
| | Totalt: 192 studenter |

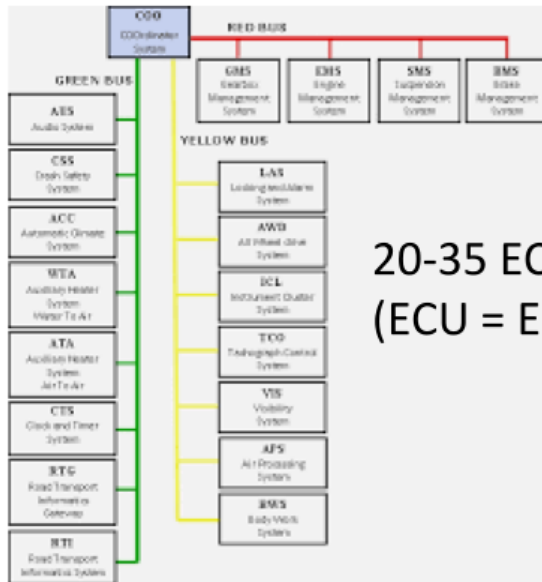
Varmt välkomna!

Digitala system

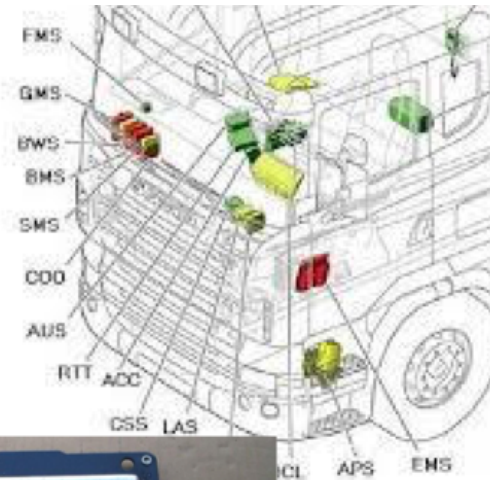


Källa: onedaycart.com

Electric System of a Scania vehicle



20-35 ECUs
(ECU = Electronic Control Unit)



In passenger cars: up to **150** ECUs !

Binärkodning

In/utsignaler representeras av

0 (låg spänning)

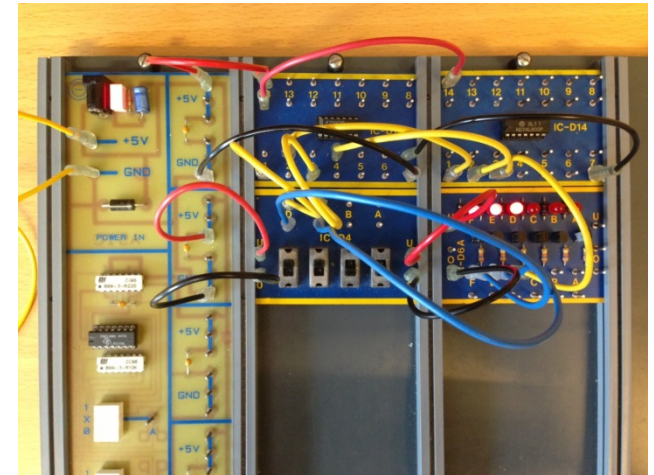
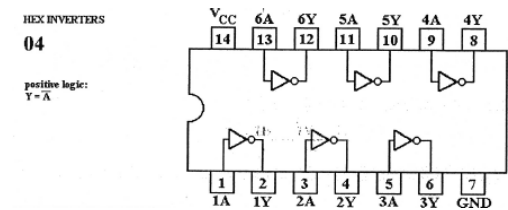
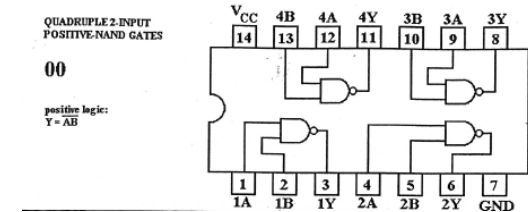
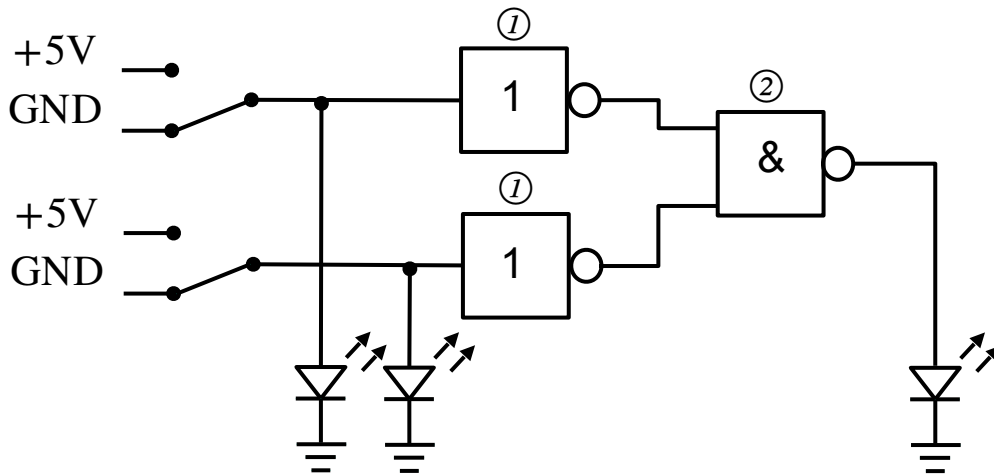
1 (hög spänning)



Kursmål

Teori, problemlösning, byggblock, konstruktion, felsökning av digitala system

$$y = a + b = (a + b)''' = (a' b')'$$



Kursmoment

- Gemensam del (TSEA51/TSEA52/TDDC75)
 - 9 föreläsningar, 6 lektioner, 2 laborationer och en laborativ examination (lax)
- Kursspecifika delar
 - TDDC75: 2 vinjetter
 - TSEA51: vhdl-del med 1 föreläsning, 1 lektion och 1 laboration.
 - TSEA52: vhdl-del i HT2 med 2 föreläsningar, 2 lektioner och 2 laborationer.

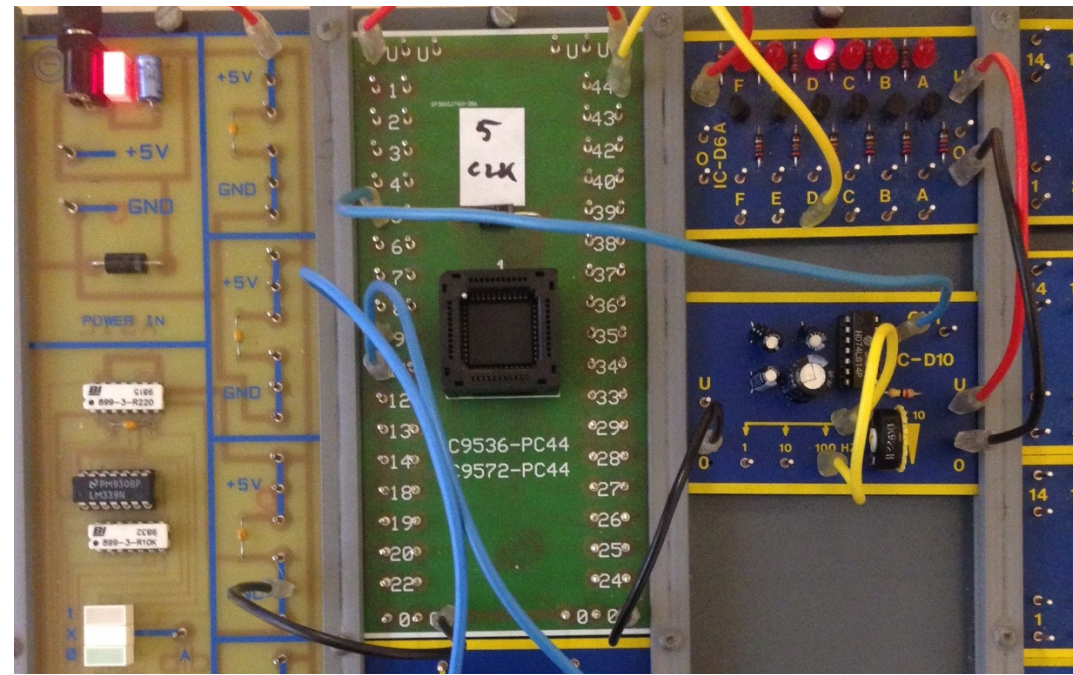
Nyheter i kurserna

- Campusförelagda föreläsningar och inspelat föreläsningsmaterial sedan tidigare.
- Alla laborationer kommer att genomföras med två stycken 2-timmarspass förutom laxen.
- Nytt tvådelat upplägg för TSEA51 (liknar upplägget för TSEA52):
 - Del A: lab 1, 2 och laborativ examination (lax)
 - Del B: lab 3 – vhdl
- TSEA51/TSEA52: Nytt kursmaterial för vhdl-delen, speciellt på vhdl-lektionen inför lab 3.

```
library ieee;
use ieee.std_logic_1164.all;

entity enpulsare is
  port(clk, x : in  std_logic;
        u : out  std_logic);
end enpulsare;

architecture ekvationer of enpulsare is
  signal q, q_plus : std_logic;
begin
  process(clk)
  begin
    if rising_edge(clk) then
      q <= q_plus;
    end if;
  end process;
  q_plus <= x;           -- q+ = f(q,x)
  u <= (not q) and x;   -- u = g(q,x)
end ekvationer;
```



Kurslitteratur

- Digitala kretsar
 - Det mesta av teorin
 - Lektionsuppgifter
- [Kurshemsidan](#)
 - Föreläsningsmaterial
 - En del lektionsmaterial
 - Labkompendium
 - Extramaterial



Laborationer

- Laborationer:
 - Parvis i första hand.
 - Mycket förberedelser, examination under laborationen.
- Laborationsexamination (LAX)
 - Enskild lab. Uppgift ges på labben.

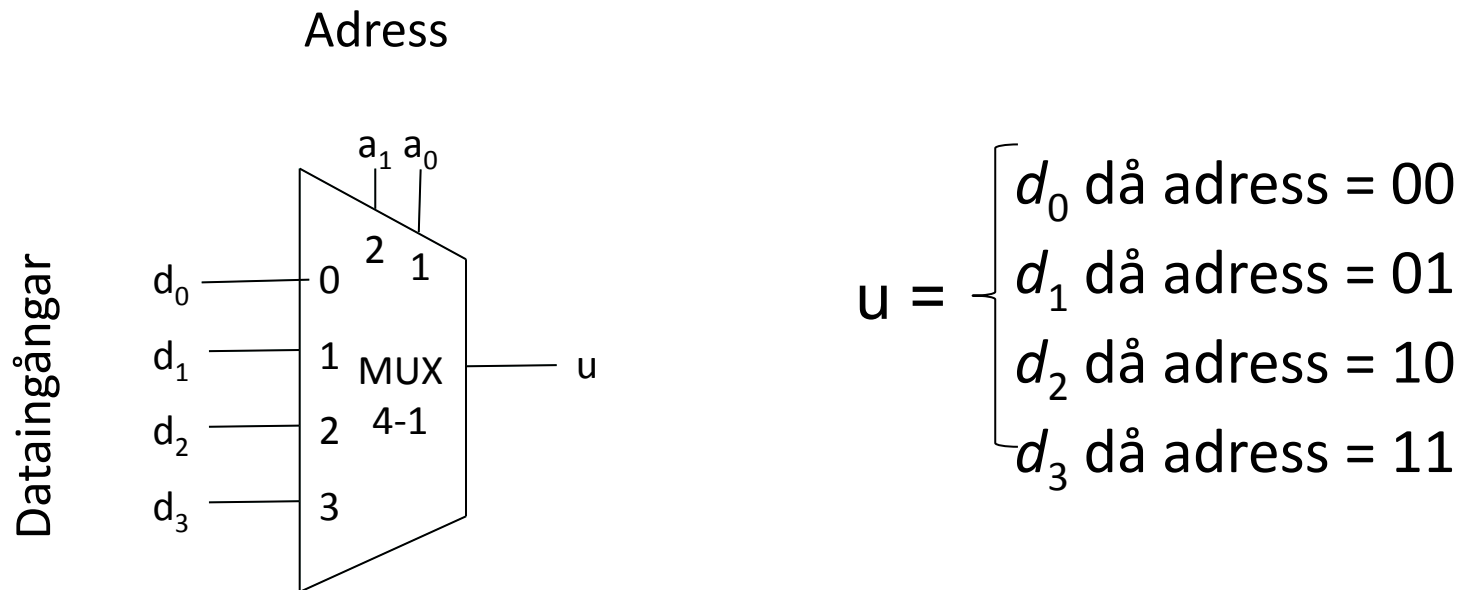
Anmälan

- Anmälan görs på en [kursgemensam lisamsida](#).
- Anmälan öppnar idag 30/8 kl 12.00 och kräver att ni är registrerade på kursen (det kan ta 15 minuter från registrering till det att anmälan fungerar).
- Ni ska alltså anmäla er till 4 pass:
 - Lab 1a och 1b
 - Lab 2a och 2b
- Anmäl er gärna redan under denna vecka.
- Ni grupperar er i anmälningen. Det är lämpligt att jobba i samma par hela labserien.

Standardkretsar

Multiplexer (MUX) dataväljare

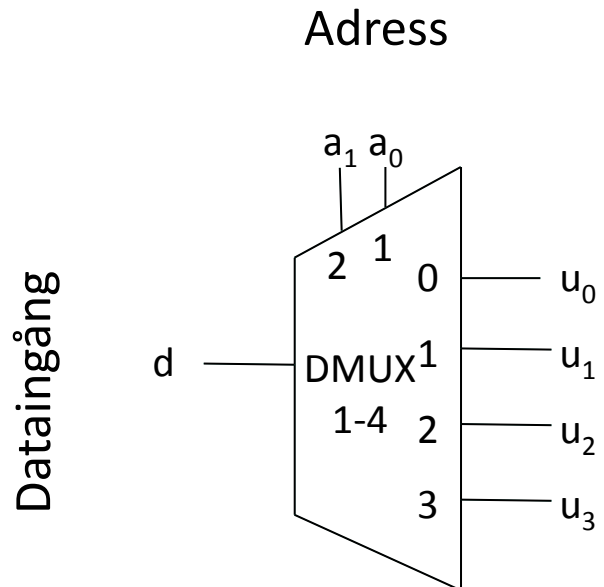
Ex : MUX 4-1



Övning: Realisera en AND-grind med en MUX 4-1.

Demultiplexer (DMUX) datafördelare

Ex : DMUX 1-4

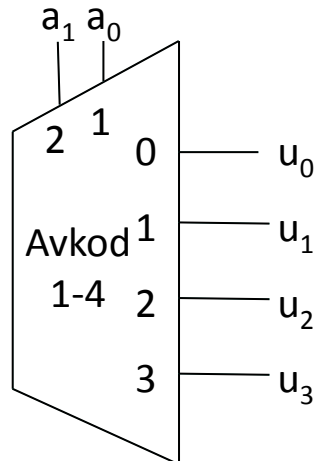


| a_1 | a_0 | u_0 | u_1 | u_2 | u_3 |
|-------|-------|-------|-------|-------|-------|
| 0 | 0 | d | 0 | 0 | 0 |
| 0 | 1 | 0 | d | 0 | 0 |
| 1 | 0 | 0 | 0 | d | 0 |
| 1 | 1 | 0 | 0 | 0 | d |

Avkodare

Avkodare är som en DMUX med insignal = 1.

Adress



| a_1 | a_0 | u_0 | u_1 | u_2 | u_3 |
|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |

Digitalteknik

Mattias Krylander

www.liu.se